

## JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: December 13, 2002

Application Number: P2002-362406  
[ST.10/C]: [JP2002-362406]

Applicant(s): VICTOR COMPANY OF JAPAN, LIMITED

September 30, 2003

Commissioner,  
Japan Patent Office    Yasuo IMAI

Number of Certificate: 2003-3080354

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 2 年 1 2 月 1 3 日  
Date of Application:

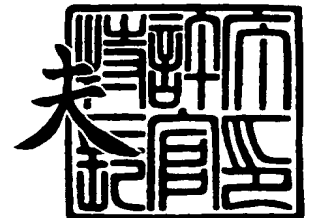
出 願 番 号                      特 願 2 0 0 2 - 3 6 2 4 0 6  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 2 - 3 6 2 4 0 6 ]

出      願      人                      日 本 ビ ク タ ー 株 式 会 社  
Applicant(s):

2 0 0 3 年    9 月 3 0 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 3 - 3 0 8 0 3 5 4

【書類名】 特許願

【整理番号】 414000849

【提出日】 平成14年12月13日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/136  
G02F 1/1368

【発明の名称】 反射型液晶表示装置

【請求項の数】 5

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区守屋町 3 丁目 1 2 番地 日本ビクター株式会社内

【氏名】 岩佐 隆行

【特許出願人】

【識別番号】 000004329

【氏名又は名称】 日本ビクター株式会社

【代理人】

【識別番号】 100083806

【弁理士】

【氏名又は名称】 三好 秀和

【電話番号】 03-3504-3075

【選任した代理人】

【識別番号】 100068342

【弁理士】

【氏名又は名称】 三好 保男

【選任した代理人】

【識別番号】 100101247

【弁理士】

【氏名又は名称】 高橋 俊一

**【手数料の表示】****【予納台帳番号】** 001982**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 9802012**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 反射型液晶表示装置

【特許請求の範囲】

【請求項 1】 半導体基板上に複数のスイッチング素子をそれぞれ電氣的に分離して設け、且つ、複数の前記スイッチング素子の上方に積層して成膜した複数の機能膜のうちで最上層に複数の前記スイッチング素子と対応する複数の反射用画素電極をそれぞれ電氣的に分離して設けると共に、一つの前記スイッチング素子に接続した一つの前記反射用画素電極及び前記スイッチング素子用の保持容量部とを組にして一つの画素を形成し、この画素をマトリックス状に複数配置すると共に、複数の前記反射用画素電極に対向して透明な対向電極を透明基板の下面に成膜して、複数の前記反射用画素電極と前記対向電極との間に液晶を封入した反射型液晶表示装置において、

前記透明基板側から前記対向電極を介して前記液晶内に入射させた読み出し光の一部が隣り合う前記反射用画素電極間に形成した開口部から該反射用画素電極に隣接した絶縁膜内に侵入した際に該読み出し光の一部を前記スイッチング素子側に対して遮光するために、前記半導体基板と複数の前記反射用画素電極との間に少なくとも 2 層以上の金属遮光膜を各上下に絶縁膜を介装させて設けて、各層の前記金属遮光膜のうちのいずれかで隣り合う前記反射用画素電極間に形成した前記開口部を覆うと共に、各層ごとに一つの前記金属遮光膜を隣りの前記画素から電氣的に分離した上で、各層の一つの前記金属遮光膜をビアホールにより一つの前記スイッチング素子及び一つの前記反射用画素電極並びに前記保持容量部に電氣的に接続させたことを特徴とする反射型液晶表示装置。

【請求項 2】 請求項 1 記載の反射型液晶表示装置において、

前記保持容量部の保持容量値は、前記半導体基板上に設けた拡散容量電極、絶縁膜、容量電極、容量電極用コンタクトとからなる保持容量部の保持容量値と、2 層の前記金属遮光膜間に成膜した遮光用絶縁膜と該 2 層の金属遮光膜とで形成した保持容量部の保持容量値とを合計したことを特徴とする反射型液晶表示装置。

。

【請求項 3】 請求項 1 記載の反射型液晶表示装置において、

2層以上の前記金属遮光膜のうちで少なくとも1層は、TiN又はTiもしくは前記TiNと前記Tiとを積層したTiN/Tiを用いて成膜したことを特徴とする反射型液晶表示装置。

【請求項4】 半導体基板上に複数のスイッチング素子をそれぞれ電氣的に分離して設け、且つ、複数の前記スイッチング素子の上方に積層して成膜した複数の機能膜のうちで最上層に複数の前記スイッチング素子と対応する複数の反射用画素電極をそれぞれ電氣的に分離して設けると共に、一つの前記スイッチング素子に接続した一つの前記反射用画素電極及び前記スイッチング素子用の保持容量部とを組にして一つの画素を形成し、この画素をマトリックス状に複数配置すると共に、複数の前記反射用画素電極に対向して透明な対向電極を透明基板の下面に成膜して、複数の前記反射用画素電極と前記対向電極との間に液晶を封入した反射型液晶表示装置において、

前記透明基板側から前記対向電極を介して前記液晶内に入射させたカラー画像用の読み出し光の一部が隣り合う前記反射用画素電極間に形成した開口部から該反射用画素電極に隣接した絶縁膜内に侵入した際に該カラー画像用の読み出し光の一部を前記スイッチング素子側に対して遮光するために、前記半導体基板と複数の前記反射用画素電極との間に少なくとも2層以上の金属遮光膜を各上下に絶縁膜を介装させて設けると共に、2層の前記金属遮光膜間に遮光用絶縁膜を形成し、この遮光用絶縁膜の膜厚を前記カラー画像用の読み出し光のうちでB（青色）光の波長以下に対応して400nm以下に設定したことを特徴とする反射型液晶表示装置。

【請求項5】 半導体基板上に複数のスイッチング素子をそれぞれ電氣的に分離して設け、且つ、複数の前記スイッチング素子の上方に積層して成膜した複数の機能膜のうちで最上層に複数の前記スイッチング素子と対応する複数の反射用画素電極をそれぞれ電氣的に分離して設けると共に、一つの前記スイッチング素子に接続した一つの前記反射用画素電極及び前記スイッチング素子用の保持容量部とを組にして一つの画素を形成し、この画素をマトリックス状に複数配置すると共に、複数の前記反射用画素電極に対向して透明な対向電極を透明基板の下面に成膜して、複数の前記反射用画素電極と前記対向電極との間に液晶を封入し

た反射型液晶表示装置において、

前記透明基板側から前記対向電極を介して前記液晶内に入射させたカラー画像用の読み出し光の一部が隣り合う前記反射用画素電極間に形成した開口部から該反射用画素電極に隣接した絶縁膜内に侵入した際に該カラー画像用の読み出し光の一部を前記スイッチング素子側に対して遮光するために、前記半導体基板と複数の前記反射用画素電極との間に少なくとも 2 層以上の金属遮光膜を各上下に絶縁膜を介装させて設けると共に、2 層の前記金属遮光膜間に遮光用絶縁膜を S i N 又は S i O N を用いて形成したことを特徴とする反射型液晶表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、反射型液晶表示装置において、透明基板側から対向電極を介して液晶内に入射させた読み出し光の一部が隣り合う反射用画素電極間に形成した開口部から反射用画素電極に隣接した絶縁膜内に侵入した際に、この読み出し光の一部によって半導体基板上に設けたスイッチング素子内で生じるリーク電流を低減できる反射型液晶表示装置に関するものである。

【0 0 0 2】

【従来の技術】

最近、屋外公衆用や管制業務用のディスプレイとか、ハイビジョン放送規格やコンピュータ・グラフィックスの S V G A 規格に代表される高精細映像の表示用ディスプレイ等のように、映像を大画面に表示するための投射型液晶表示装置が盛んに利用されている。

【0 0 0 3】

この種の投射型液晶表示装置には、大別すると透過方式を用いた透過型液晶表示装置と、反射方式を用いた反射型液晶表示装置とがあるが、前者の透過型液晶表示装置の場合には、各画素に設けられた T F T (Thin Film Transistor：薄膜トランジスタ) の領域が光を透過させる画素の透過領域とならないために開口率が小さくなるという欠点を有していることから、後者の反射型液晶表示装置が注目されている。

## 【0004】

一般的に、上記した反射型液晶表示装置では、半導体基板（Si基板）上に複数のスイッチング素子をそれぞれ電氣的に分離して設け、且つ、複数のスイッチング素子の上方に積層して成膜した複数の機能膜のうちで最上層に複数のスイッチング素子と対応する複数の反射用画素電極をそれぞれ電氣的に分離して設けると共に、一つのスイッチング素子に接続した一つの反射用画素電極及びスイッチング素子用の保持容量部とを組にして一つの画素を形成し、この画素を半導体基板上にマトリックス状に複数配置すると共に、複数の反射用画素電極に対向して全画素共通となる透明な対向電極を透明基板（ガラス基板）の下面に成膜して、複数の反射用画素電極と対向電極との間に液晶を封入して構成することで、透明基板側からカラー画像用の読み出し光を対向電極を介して液晶内に入射させて、スイッチング素子により対向電極と各反射用画素電極の間の電位差を映像信号に対応させて各反射用画素電極ごとに变化させ、液晶の配向を制御することでカラー画像用の読出し光を変調して、各反射用画素電極で反射させたカラー画像用の読出し光を透明基板から出射させるものである。

## 【0005】

図1は従来例1の反射型液晶表示装置において、一つの画素を模式的に拡大して示した断面図、

図2（a）は従来例1の反射型液晶表示装置におけるアクティブマトリックス駆動回路を説明するためのブロック図であり、（b）は（a）中のX部を拡大して示した模式図である。

## 【0006】

図1に示した従来例1の反射型液晶表示装置10Aは一般的な反射型プロジェクタに適用できるように構成されているものであり、画像を表示するための複数の画素のうちで一つの画素を拡大して説明すると、基台となる半導体基板11は、単結晶シリコンのようなp型Si基板（又はn型Si基板でも良い）を用いており、この半導体基板（以下、p型Si基板と記す）11内の図示左側に、一つのp-ウェル領域12が左右のフィールド酸化膜13A、13Bによって画素単位で電氣的に分離された状態で設けられている。そして、一つのp-ウェル領域



1 2 内に一つのスイッチング素子 1 4 が設けられており、このスイッチング素子 1 4 は MOS F E T (Metal Oxide Semiconductor Field Effect Transistor ) として構成されている。

【 0 0 0 7 】

また、一つのスイッチング素子（以下、MOS F E T と記す） 1 4 は、p - ウエル領域 1 2 上の略中央に位置するゲート酸化膜 1 5 上にポリシリコンからなるゲート電極 1 6 が成膜されることでゲート G が形成されている。

【 0 0 0 8 】

また、MOS F E T 1 4 のゲート G の図示左側にはドレイン領域 1 7 が形成され、且つ、このドレイン領域 1 7 上に第 1 ビアホール V i a 1 内のアルミ配線によりドレイン電極 1 8 が成膜されることで、ドレイン D が形成されている。

【 0 0 0 9 】

また、MOS F E T 1 4 のゲート G の図示右側にはソース領域 1 9 が形成され、且つ、このソース領域 1 9 上に第 1 ビアホール V i a 1 内のアルミ配線によりソース電極 2 0 が成膜されることで、ソース S が形成されている。

【 0 0 1 0 】

また、p 型 S i 基板 1 1 上で p - ウエル領域 1 2 より図示右方に、イオン注入した拡散容量電極 2 1 が形成されており、この拡散容量電極 2 1 も左右のフィルド酸化膜 1 3 B, 1 3 C によって画素単位で電氣的に分離された状態で設けられており、フィルド酸化膜 1 3 A からフィルド酸化膜 1 3 C までの範囲が一つの画素と対応している。

【 0 0 1 1 】

また、拡散容量電極 2 1 上には絶縁膜 2 2 と容量電極 2 3 とが順に成膜され、且つ、容量電極 2 3 上に第 1 ビアホール V i a 1 内のアルミ配線により容量電極用コンタクト 2 4 が成膜されることで、一つの MOS F E T 1 4 に対応した保持容量部 C が形成されている。

【 0 0 1 2 】

また、フィルド酸化膜 1 3 A ~ 1 3 C, ゲート電極 1 6, 容量電極 2 3 の上方には、第 1 層間絶縁膜 2 5 と、第 1 メタル膜 2 6 と、第 2 層間絶縁膜 2 7 と、

第2メタル膜28と、第3層間絶縁膜29と、第3メタル膜30とによる複数の機能膜が上記した順で積層して成膜されている。

#### 【0013】

この際、第1、第2、第3層間絶縁膜25、27、29は、絶縁性があるSiO<sub>2</sub>（酸化ケイ素）などを用いて成膜されている。

#### 【0014】

また、第1、第2、第3メタル膜26、28、30は、導電性があるアルミ配線などにより一つのスイッチング素子14と対応して一つの画素ごとに所定のパターン形状にそれぞれ区画されており、同じ画素内では第1、第2、第3メタル膜26、28、30同士が電氣的に接続されているものの、隣り合う画素に対しては第1、第2、第3メタル膜26、28、30の各隣り合う膜間に開口部26a、28a、30aがそれぞれ形成されることで画素ごとに一つの第1、第2、第3メタル膜26、28、30が電氣的にそれぞれ分離されている。

#### 【0015】

そして、一つの画素内で、最下段の第1メタル膜26は第1層間絶縁膜25をエッチングした各第1ビアホールVia1内にアルミ配線を成膜することにより形成したドレイン電極18、ソース電極20、容量電極用コンタクト24を介して一つのスイッチング素子14、保持容量部Cにそれぞれ接続されている。

#### 【0016】

また、一つの画素内において、中段の第2メタル膜28は、上方に配置した後述の透明基板42側から入射させた読み出し光Lの一部を下方に設けたp型Si基板11上のMOSFET14側に対して遮光するための金属遮光膜として設けられているものである。即ち、第2メタル膜（金属遮光膜）28は、上段の隣り合う第3メタル膜30間に形成された開口部30aから侵入する読み出し光Lの一部を遮光するように開口部30aを覆って成膜されていると共に、第2層間絶縁膜27をエッチングした第2ビアホールVia2内にアルミ配線を成膜することにより最下段の第1メタル膜26に接続されている。

#### 【0017】

また、一つの画素内において、上段の第3メタル膜30は、一つの画素に対応

して隣り合う第3メタル膜30間に形成した開口部30aによって正形状に区切られて一つの反射用画素電極として設けられており、且つ、第3層間絶縁膜29をエッチングした第3ビアホールVia3内にアルミ配線を成膜することにより中段の第2メタル膜28に接続されている。

#### 【0018】

また、第3メタル膜（以下、反射用画素電極と記す）30の上方には液晶40が封入されており、この液晶40を介して透明な対向電極41が透明基板（ガラス基板）42の下面に複数の反射用画素電極30に対向し、且つ、各反射用画素電極30に対する共通電極として画素ごとに区画されずにITO（Indium Tin Oxide）などを用いて成膜されている。

#### 【0019】

次に、従来例1の反射型液晶表示装置10Aにおいて、上記したMOSFET（スイッチング素子）14をp型Si基板11上にマトリックス状に複数配置した時のアクティブマトリックス駆動回路について図2（a）、（b）を用いて説明する。

#### 【0020】

図2（a）、（b）に示した如く、従来の反射型液晶表示装置10Aにおけるアクティブマトリックス駆動回路70では、複数のMOSFET（スイッチング素子）14がp型Si基板（半導体基板）11上にマトリックス状に配置されており、且つ、一つのMOSFET14に接続した一つの反射用画素電極30及びMOSFET用の保持容量部Cとを組にして一つの画素が形成され、この画素の組がp型Si基板11上にマトリックス状に複数配置されている。

#### 【0021】

そして、複数の画素のうちで一つの画素を特定するために、水平シフトレジスタ回路71と垂直シフトレジスタ回路75とが列方向と行方向とに別れてそれぞれ設けられている。

#### 【0022】

まず、水平シフトレジスタ回路71側では、画素の各列ごとにビデオスイッチ72を介して信号線73が垂直方向に向かって配線されているものの、ここでは

図示の都合上、信号線 73 は 1 本のみを水平シフトレジスタ回路 71 側に結線した状態で示す。また、水平シフトレジスタ回路 71 とビデオスイッチ 72 との間に設けた信号線 73 にはビデオ線 74 が結線されている。また、一つの信号線 73 は、一つの列に配置した複数の MOSFET 14 のドレイン電極 18 に接続されている。

#### 【0023】

次に、垂直シフトレジスタ回路 75 側では、画素の各行ごとにゲート線 76 が水平方向に向かって配線されているものの、ここでは図示の都合上、ゲート線 76 は 1 本のみを垂直シフトレジスタ回路 75 側に結線した状態で示す。また、一つのゲート線 76 は、一つの行に配置した複数の MOSFET 14 のゲート電極 16 に接続されている。

#### 【0024】

また、各 MOSFET 14 のソース電極 20 は、一つの反射用画素電極 30 と、保持容量部 C の容量電極用コンタクト 24 及び容量電極 23 とに接続されている。この際、アクティブマトリックス駆動回路 70 は、周知のフレーム反転駆動法を適用しており、ビデオ信号はフレーム周期ごとに正極性及び負極性に反転し、即ち、例えば、ビデオ信号の第  $n$  フレーム期間が正書き込み、第  $(n+1)$  フレーム期間が負書き込みとなる。従って、信号線 73 からビデオ信号を入力する場合には、信号線 73 を MOSFET 14 のドレイン電極 18 か、又は、ソース電極 20 のいずれか一方に接続すれば良いが、ここでは上述したように信号線 73 をドレイン電極 18 に接続している。尚、信号線 73 をソース電極 20 に接続した場合には、ドレイン電極 18 に一つの反射用画素電極 30 と、保持容量部 C の容量電極用コンタクト 24 及び容量電極 23 とが接続されるものである。

#### 【0025】

また、上記した従来の反射型液晶表示装置 10A において、固定電位として MOSFET 14 に供給するウエル電位と、保持容量部 C に供給する COM (コモン) 電位とが必要である。

#### 【0026】

即ち、MOSFET 14 に供給するウエル電位は、ゲート線 76 と、一つの p

－ウエル領域 12（図 1）内に形成した不図示の  $p^+$  領域上のウエル電位用コンタクトとの間に固定電位として例えば 15 V の電圧が印加されている。尚、 $n$  型 Si 基板を用いた場合にはウエル電位として例えば 0 V を印加すれば良い。

#### 【0027】

一方、保持容量部 C に供給する COM 電位は、保持容量部 C の容量電極 24 と、拡散容量電極 22 上の不図示の COM（コモン）電位用コンタクトと間に固定電位として例えば 8.5 V の電圧が印加されている。この際、COM 電位は、保持容量部 C を形成するためには基本的に何ボルトでもかまわないものの、ビデオ信号の中心値（例えば 8.5 V）などに設定しておけば、保持容量部 C にかかる電圧は電源電圧の略半分ですむ。つまり、保持容量耐圧は電源電圧の略半分が良いので、保持容量部 C の絶縁膜 22 の膜厚のみを薄くして容量値を大きくすることが可能であり、保持容量部 C の保持容量値が大きいと、反射用画素電極 30 の電位の変動を小さくすることができ、フリッカーや焼きつきなどに対して有利である。

#### 【0028】

そして、保持容量部 C は、一つの反射用画素電極 30 に印加された電位と COM 電位との電位差に応じて電荷を蓄積し、非選択期間に一つの MOSFET 14 がオフ状態になってもその電圧を保持し、一つの反射用画素電極 30 にその保持電圧を印加し続ける機能を備えている。

#### 【0029】

ここで、従来の反射型液晶表示装置 10A におけるアクティブマトリックス駆動回路 70 において、一つの画素を駆動させる場合には、ビデオ線 74 から順次タイミングをずらして入力されたビデオ信号がビデオスイッチ 72 を介して列方向に配置した一つの信号線 73 に供給され、且つ、この一つの信号線 73 と行方向に配置した一つのゲート線 76 とが交差した位置にある一つの MOSFET 14 が選択されて ON 動作する。

#### 【0030】

そして、選択された一つの反射用画素電極 30 に信号線 73 を介してビデオ信号が入力されると電荷のかたちで保持容量部 C に書き込まれ、且つ、選択された

一つの反射用画素電極 30 と対向電極 41 (図 1) と間にビデオ信号に応じて電位差が発生し、液晶 40 の光学特性を変調している。この結果、透明基板 42 側から入射させたカラー画像用の読み出し光 L (図 1) は液晶 40 で画素ごとに変調されて反射用画素電極 30 により反射され、透明基板 42 から出射される。このため、透過方式と異なって、読み出し光 L (図 1) を 100% 近く利用でき、投射される画像に対して高精細と高輝度とを両立できる構造となっている。

#### 【0031】

この際、図 1 に示したように、透明基板 42 側から入射させたカラー画像用の読み出し光 L の一部は、隣り合う反射用画素電極 30 間に形成した開口部 30a から第 3 層間絶縁膜 29 内に侵入し、この第 3 層間絶縁膜 29 内でアルミ配線による反射用画素電極 (第 3 メタル膜) 30 の下面とアルミ配線による金属遮光膜 (第 2 メタル膜) 28 の上面との間で反射を繰り返す、この後、読み出し光 L の一部は金属遮光膜 28 が成膜されていない開口部 28a から第 2 層間絶縁膜 27 内に侵入し、この第 2 層間絶縁膜 27 内でアルミ配線による金属遮光膜 28 の下面とアルミ配線による第 1 メタル膜 26 の上面との間で反射を繰り返す、更に第 1 メタル膜 26 が成膜されていない開口部 26a から第 1 層間絶縁膜 25 内に侵入する。この際、第 1 メタル膜 26 が成膜されていない開口部 26a は、MOSFET 14 のゲート電極 16 の上方部位とか、保持容量部 C の容量電極 23 の上方部位に形成されているために、第 1 層間絶縁膜 25 内に侵入した読み出し光 L の一部は MOSFET 14 のゲート電極 16, ドレイン領域 17, ソース領域 19 と、保持容量部 C の容量電極 23 とに到達する。

#### 【0032】

ここで、読み出し光 L の一部が MOSFET 14 のドレイン領域 17 及びソース領域 19 に侵入すると、p-ウェル領域 12 と、MOSFET 14 内で高濃度の n<sup>+</sup>不純物層からなるドレイン領域 17 及びソース領域 19 とで pn 接合になっているためにフォトダイオード機能が働き、読み出し光 L の一部により光キャリアが発生してリーク電流が生じるので、反射用画素電極 30 の電位の変動を引き起こす可能性があり、この反射用画素電極 30 の電位の変動は、フリッカーや焼き付きをおこす原因となるため、読み出し光 L の一部による MOSFET 14

内での光リークを最小限にする必要がある。

#### 【0033】

上記した読み出し光Lの一部によるMOSFET14内での光リークの発生を抑えるように対策した液晶表示装置がある（例えば、特許文献1参照）。

#### 【0034】

##### 【特許文献1】

特開 2002-40482 号公報

#### 【0035】

図3は従来例2の液晶表示装置を模式的に示した断面図である。

図3に示した従来例2の液晶表示装置100は、上記した特許文献1（特開 2002-40482 号公報）に開示されているものであり、ここでは特許文献1を参照して簡略に説明する。

#### 【0036】

図3に示した如く、従来例2の液晶表示装置100では、第1の基板（駆動回路基板）101上に複数のアクティブ素子102が設けられている。この際、一つのアクティブ素子102は、ゲート電極103と、このゲート電極103の左右に設けられたドレイン領域104とソース領域105とで構成され、且つ、一つのアクティブ素子102は、絶縁膜106につながった左右のフィールド酸化膜107、107によって隣りのアクティブ素子102に対して電氣的に分離されている。

#### 【0037】

また、アクティブ素子102の上方には、第1の層間膜108と、第1の導電膜109と、第2の層間膜110と、第1の遮光膜111と、第3の層間膜112と、第2の遮光膜113と、第4の層間膜114と、反射電極となる第2の導電膜（以下、反射電極と記す）115とによる複数の機能膜が上記した順で積層して成膜されている。

#### 【0038】

この際、第1の導電膜109、第1の遮光膜111、第2の遮光膜113、反射電極115は、それぞれ導電性を備えて一つのアクティブ素子102ごとに所

定のパターンで区画化されている。

#### 【0039】

また、第1の導電膜109は、第1の層間膜108中に形成した第1ビアホールV i a 1を介して一つのアクティブ素子102のドレイン領域104とソース領域105に接続されている。また、第1の遮光膜111は後述するように電圧を印加するために図示枠外の仮想線で示した第2ビアホールV i a 2を形成する必要がある。また、第2の遮光膜113は、第2、第3の層間膜110、112中に形成した第3ビアホールV i a 3を介して第1の導電膜109に接続されている。更に、反射電極115は、第4の層間膜114中に形成した第4ビアホールV i a 4を介して第2の遮光膜113に接続されている。従って、一つの反射電極115は、第2の遮光膜113、第1の導電膜109を介して一つのアクティブ素子102に接続されている。

#### 【0040】

更に、反射電極（第2の導電膜）115の上方には、配向膜116、液晶組成物117、配向膜118、対向電極119、第2の基板（透明基板）120が上記順にそれぞれ設けられており、液晶組成物117内は左右のスペーサ121、121によって一つの反射電極115（一つの画素）ごとに区分されている。

#### 【0041】

この際、隣り合う反射電極115間に形成した開口部115a上に上記したスペーサ121が配置されると共に、第2の遮光膜113は反射電極115と略同じ大きさで上記開口部115aを覆うように形成され、更に、第1の遮光膜111は隣り合う第2の遮光膜113間に形成した開口113aを覆うように形成されているため、第2の基板（透明基板）120から入射させた読み出し光Lの一部が隣り合う反射電極115間に形成した開口部115aから第4の層間膜114内に侵入しても、この読み出し光Lの一部は第1、第2の遮光膜111、113によって遮られて第1の基板101上に設けたアクティブ素子102まで到達しないので、読み出し光Lの一部によるアクティブ素子102内での光リークの発生を抑えることができるように対策が施されている。

#### 【0042】



尚、上記構成による従来例 2 の液晶表示装置 100 では、第 1 の遮光膜 111 に電圧を印加し、且つ、第 1 の遮光膜 111、第 3 の層間膜 112、第 2 の遮光膜 113 によりキャパシタ（コンデンサ）を形成している。そして、対向電極 119 に対して反射電極 115 の電圧を変動させる際に、反射電極 115、液晶組成物 117、対向電極 119 による第 1 のコンデンサと、上記した第 1 の遮光膜 111、第 2 の遮光膜 113、第 2 の遮光膜 113 による第 2 のコンデンサとを用いている。

#### 【0043】

そして、上記の構成により、液晶表示素子に発生する不要な光の入射を防止し、高品位な画質の液晶表示装置 100 及びこれを用いた液晶プロジェクタを実現することができる旨が開示されている。

#### 【0044】

##### 【発明が解決しようとする課題】

ところで、図 1 に示した従来例 1 の反射型液晶表示装置 10A では、前述したように、透明基板 42 側から入射させたカラー画像用の読み出し光 L の一部が p 型 Si 基板 11 上に形成した MOSFET 14 側に到達するために光リークが発生してしまう。

#### 【0045】

一方、図 3 に示した従来例 2 の反射型液晶表示装置 100 では、隣り合う反射電極 115 間に形成した開口部 115a を覆うように反射電極 115 の下方に第 2 の遮光膜 113 を設け、更に、隣り合う第 2 の遮光膜 113 間に形成した開口部 113a を覆うように第 2 の遮光膜 113 の下方に第 2 の遮光膜 113 を設けることで、第 2 の基板（透明基板）120 側から入射させた読み出し光 L の一部が第 1 の基板 101 上に形成したアクティブ素子 102 に到達しないために光リークが発生しないものの、第 1 の基板 101 の上方に第 1 の導電膜 109 と、第 2 の層間膜 110 と、第 1 の遮光膜 111 と、第 3 の層間膜 112 と、第 2 の遮光膜 113 と、第 4 の層間膜 114 と、反射電極（第 2 の導電膜）115 とを順に積層する際に、第 1 の導電膜 109 に対して第 1 ビアホール Via1 を形成する工程と、第 1 の遮光膜 111 に対して第 2 ビアホール Via2 を形成する工程

と、第2の遮光膜113に対して第3ビアホールVia3を形成する工程と、反射電極（第2の導電膜）115に対して第4ビアホールVia4を形成する工程とを行わねばならず、とくに、ビアホールを形成する工程が増えることで液晶表示装置100の製作に時間がかかると共に、歩留まりも悪くなる傾向があり問題となっている。

#### 【0046】

そこで、透明基板側から入射させた読み出し光Lの一部によるスイッチング素子内の光リークを最小限にする際に、半導体基板と反射用画素電極との間に少なくとも2層以上の金属遮光膜を各上下に絶縁膜を介装させて設けても、ビアホールを形成する工程を従来例2よりも1工程削減でき、且つ、2層の金属遮光膜間に形成した遮光用絶縁膜の膜厚をカラー画像用の読み出し光に対して良好な特性が得られるように設定すると共に、半導体基板上に設けた一つのスイッチング素子に対する保持容量値をより大きく設定することができる反射型液晶表示装置が望まれている。

#### 【0047】

##### 【課題を解決するための手段】

本発明は上記課題に鑑みてなされたものであり、第1の発明は、半導体基板上に複数のスイッチング素子をそれぞれ電氣的に分離して設け、且つ、複数の前記スイッチング素子の上方に積層して成膜した複数の機能膜のうちで最上層に複数の前記スイッチング素子と対応する複数の反射用画素電極をそれぞれ電氣的に分離して設けると共に、一つの前記スイッチング素子に接続した一つの前記反射用画素電極及び前記スイッチング素子用の保持容量部とを組にして一つの画素を形成し、この画素をマトリックス状に複数配置すると共に、複数の前記反射用画素電極に対向して透明な対向電極を透明基板の下面に成膜して、複数の前記反射用画素電極と前記対向電極との間に液晶を封入した反射型液晶表示装置において、

前記透明基板側から前記対向電極を介して前記液晶内に入射させた読み出し光の一部が隣り合う前記反射用画素電極間に形成した開口部から該反射用画素電極に隣接した絶縁膜内に侵入した際に該読み出し光の一部を前記スイッチング素子側に対して遮光するために、前記半導体基板と複数の前記反射用画素電極との間

に少なくとも2層以上の金属遮光膜を各上下に絶縁膜を介装させて設けて、各層の前記金属遮光膜のうちのいずれかで隣り合う前記反射用画素電極間に形成した前記開口部を覆うと共に、各層ごとに一つの前記金属遮光膜を隣りの前記画素から電氣的に分離した上で、各層の一つの前記金属遮光膜をビアホールにより一つの前記スイッチング素子及び一つの前記反射用画素電極並びに前記保持容量部に電氣的に接続させたことを特徴とする反射型液晶表示装置である。

#### 【0048】

また、第2の発明は、上記した第1の発明の反射型液晶表示装置において、前記保持容量部の保持容量値は、前記半導体基板上に設けた拡散容量電極、絶縁膜、容量電極、容量電極用コンタクトとからなる保持容量部の保持容量値と、2層の前記金属遮光膜間に成膜した遮光用絶縁膜と該2層の金属遮光膜とで形成した保持容量部の保持容量値とを合計したことを特徴とする反射型液晶表示装置である。

#### 【0049】

また、第3の発明は、上記した第1の発明の反射型液晶表示装置において、2層以上の前記金属遮光膜のうちで少なくとも1層は、TiN又はTiもしくは前記TiNと前記Tiとを積層したTiN/Tiを用いて成膜したことを特徴とする反射型液晶表示装置である。

#### 【0050】

また、第4の発明は、半導体基板上に複数のスイッチング素子をそれぞれ電氣的に分離して設け、且つ、複数の前記スイッチング素子の上方に積層して成膜した複数の機能膜のうちで最上層に複数の前記スイッチング素子と対応する複数の反射用画素電極をそれぞれ電氣的に分離して設けると共に、一つの前記スイッチング素子に接続した一つの前記反射用画素電極及び前記スイッチング素子用の保持容量部とを組にして一つの画素を形成し、この画素をマトリクス状に複数配置すると共に、複数の前記反射用画素電極に対向して透明な対向電極を透明基板の下面に成膜して、複数の前記反射用画素電極と前記対向電極との間に液晶を封入した反射型液晶表示装置において、

前記透明基板側から前記対向電極を介して前記液晶内に入射させたカラー画像

用の読み出し光の一部が隣り合う前記反射用画素電極間に形成した開口部から該反射用画素電極に隣接した絶縁膜内に侵入した際に該カラー画像用の読み出し光の一部を前記スイッチング素子側に対して遮光するために、前記半導体基板と複数の前記反射用画素電極との間に少なくとも2層以上の金属遮光膜を各上下に絶縁膜を介装させて設けると共に、2層の前記金属遮光膜間に遮光用絶縁膜を形成し、この遮光用絶縁膜の膜厚を前記カラー画像用の読み出し光のうちでB（青色）光の波長以下に対応して400nm以下に設定したことを特徴とする反射型液晶表示装置である。

#### 【0051】

更に、第5の発明は、半導体基板上に複数のスイッチング素子をそれぞれ電気的に分離して設け、且つ、複数の前記スイッチング素子の上方に積層して成膜した複数の機能膜のうちで最上層に複数の前記スイッチング素子と対応する複数の反射用画素電極をそれぞれ電気的に分離して設けると共に、一つの前記スイッチング素子に接続した一つの前記反射用画素電極及び前記スイッチング素子用の保持容量部とを組にして一つの画素を形成し、この画素をマトリックス状に複数配置すると共に、複数の前記反射用画素電極に対向して透明な対向電極を透明基板の下面に成膜して、複数の前記反射用画素電極と前記対向電極との間に液晶を封入した反射型液晶表示装置において、

前記透明基板側から前記対向電極を介して前記液晶内に入射させたカラー画像用の読み出し光の一部が隣り合う前記反射用画素電極間に形成した開口部から該反射用画素電極に隣接した絶縁膜内に侵入した際に該カラー画像用の読み出し光の一部を前記スイッチング素子側に対して遮光するために、前記半導体基板と複数の前記反射用画素電極との間に少なくとも2層以上の金属遮光膜を各上下に絶縁膜を介装させて設けると共に、2層の前記金属遮光膜間に遮光用絶縁膜をSiN又はSiONを用いて形成したことを特徴とする反射型液晶表示装置である。

#### 【0052】

##### 【発明の実施の形態】

以下に本発明に係る反射型液晶表示装置の一実施例を図4乃至図12を参照して、＜第1実施例＞～＜第3実施例＞の順に詳細に説明する。

## 【0053】

## &lt;第1実施例&gt;

図4は本発明に係る第1実施例の反射型液晶表示装置において、一つの画素を模式的に拡大して示した断面図、

図5は図4に示した第1金属遮光膜（第2メタル膜）と第2金属遮光膜と反射用画素電極（第3メタル膜）とを電氣的に接続するための第3ビアホールを説明するために一部拡大して示した断面図であり、（a）は第3ビアホール内をタンゲステンで形成した場合を示し、（b）は第3ビアホール内をアルミ配線で形成した場合を示した図、

図6は図4に示した反射用画素電極（第3メタル膜）と第2金属遮光膜と第3ビアホールとを平面的に示した平面図、

図7は本発明に係る第1実施例の反射型液晶表示装置において、一つのスイッチング素子に対する保持容量の形成について説明するための断面図であり、（a）は比較例となる従来例1の場合を示し、（b）は本発明の場合を示した図、

図8は本発明に係る第1実施例の反射型液晶表示装置において、第1金属遮光膜（第2メタル膜）／反射防止膜上に成膜した遮光用絶縁膜の反射率を説明するための図である。

## 【0054】

図4に示した本発明に係る第1実施例の反射型液晶表示装置10Bの構造形態は、先に図1を用いて説明した従来例1の反射型液晶表示装置10Aの構造形態に対して、先に図3を用いて説明した従来例2の液晶表示装置100における光リーク防止対策の技術的思想を一部適用したものであり、この際、半導体基板と反射用画素電極との間に少なくとも2層以上の金属遮光膜を各上下に絶縁膜を介装させて設けても、ビアホールを形成する工程を従来例2よりも1工程削減し、且つ、2層の金属遮光膜間に形成した遮光用絶縁膜の膜厚をカラー画像用の読み出し光に対して良好な特性が得られるように設定すると共に、半導体基板上に設けた一つのスイッチング素子に対する保持容量値をより大きく設定することができるよう構成したものである。

## 【0055】

尚、説明の便宜上、先に示した従来例 1 の反射型液晶表示装置 10A と同じ構成部材に対して同一の符号を付して図示すると共に、同じ構成部材に対しては必要に応じて適宜説明し、従来例 1 と異なる構成部材に新たな符号を付して、従来例 1 と異なる点を中心にして説明する。

#### 【0056】

図 4 に示した如く、本発明に係る第 1 実施例の反射型液晶表示装置 10B において、画像を表示するための複数の画素のうちで一つの画素を拡大して説明すると、基台となる半導体基板 11 は、先に図 1 を用いて説明した従来例 1 の反射型液晶表示装置 10A と同様に、p 型 Si 基板（又は n 型 Si 基板でも良い）を用いており、この半導体基板（以下、p 型 Si 基板と記す）11 内に一つの p-ウェル領域 12 が左右のフィールド酸化膜 13A、13B によって画素単位で電気的に分離された状態で設けられている。そして、一つの p-ウェル領域 12 内に一つのスイッチング素子 14 として低電圧駆動タイプの MOSFET が設けられている。このスイッチング素子（以下、MOSFET と記す）14 は、ゲート酸化膜 15 上にゲート電極 16 を成膜したゲート G と、ドレイン領域 17 上にドレイン電極 18 を成膜したドレイン D と、ソース領域 19 上にソース電極 20 を成膜したソース S とからなり、略 7V 程度の低電圧で駆動できるように構成されている。

#### 【0057】

また、p 型 Si 基板 11 上で p-ウェル領域 12 より図示右方に、拡散容量電極 21、絶縁膜 22、容量電極 23、容量電極用コンタクト 24 からなる保持容量部 C1 が形成され、この保持容量部 C1 は左右のフィールド酸化膜 13B、13C によって画素単位で電気的に分離されている。

#### 【0058】

また、フィールド酸化膜 13A～13C、ゲート電極 16、容量電極 23 の上方に積層して成膜した複数の機能膜のうちで最上層に各 MOSFET 14 と対応する複数の反射用画素電極 30 をそれぞれ電気的に分離して設ける際に、第 1 層間絶縁膜 25 から第 1 メタル膜 26、第 2 層間絶縁膜 27、第 2 メタル膜 28 までは従来例 1 と同じように成膜され、且つ、アルミ配線で成膜した第 1 メタル膜

26は第1ビアホールVia1内のアルミ配線によるドレイン電極18、ソース電極20、容量電極用コンタクト24を介して一つのスイッチング素子14及び保持容量部C1にそれぞれ接続されている。更に、一つの第2メタル膜28は、隣り合う第2メタル膜28間に形成した開口部28aによって電氣的に分離され且つ第2ビアホールVia2内のアルミ配線により第1メタル膜26に接続されている点も従来例1と同様である。

#### 【0059】

ここで、従来例1と異なる点を説明すると、上記した第2メタル膜28はこの上方に成膜した複数の反射用画素電極30のうちで、隣り合う反射用画素電極30間に形成した開口部30aからp型Si基板11側に向かって侵入するカラー画像用の読み出し光Lの一部を遮光するためにこの開口部30aを覆うように第1金属遮光膜として成膜されているものである。

#### 【0060】

また、図5(a)又は図5(b)に拡大して示したように、第2メタル膜(以下、第1金属遮光膜と記す)28の上方に、反射防止膜31と所定の膜厚(400nm以下)の遮光用絶縁膜32とを順に介して第2金属遮光膜33が成膜されており、この第2金属遮光膜33で隣り合う第1金属遮光膜28間に形成した開口部28a(図4)を覆っている。

#### 【0061】

また、第2金属遮光膜33上に第3層間絶縁膜29が成膜され、更に、第3層間絶縁膜29上に反射防止膜34を介して反射用画素電極(第3メタル膜)30が形成されている。尚、反射防止膜31、34は、図示の都合上、図4には図示せずに図5(a)又は図5(b)のみに拡大して図示している。

#### 【0062】

この際、第1金属遮光膜(第2メタル膜)28の上面に成膜した反射防止膜31と、反射用画素電極(第3メタル膜)30の下面に成膜した反射防止膜34は、共に導電性のあるTiN(窒化チタン)を用いて隣り合う反射用画素電極30間に形成した開口部30a(図4)から第3層間絶縁膜29内に侵入したカラー画像用の読み出し光Lの一部に対して反射を防止するために設けられている。

**【0063】**

ここで、上記した遮光用絶縁膜 32 は本発明の要部の一部を構成するものであり、第 1 金属遮光膜（第 2 メタル膜）28 / 反射防止膜 31 上に  $\text{SiO}_2$ （酸化ケイ素）などの酸化膜を用いて通常成膜されているが、酸化膜でなくともかまわず、酸化膜以外では  $\text{SiO}_2$  よりも誘電率が大きい  $\text{SiN}$ （窒化ケイ素）や  $\text{SiON}$ （窒化酸化ケイ素）などが使用可能である。

**【0064】**

また、遮光用絶縁膜 32 の膜厚は 400 nm 以下が良く、望ましくは 300 nm 前後が良い。この理由を説明すると、反射型液晶表示装置 10B は可視光領域の波長 400 nm ~ 700 nm のカラー画像用の読み出し光 L を反射用画素電極 30 で反射させてカラー表示する。これに伴って、カラー画像用の読み出し光 L のうちで B（青色）光の波長 400 nm 以下の光は使用する必要がないため、透明基板 42 に波長 400 nm 以下の光を入射する必要がない。

**【0065】**

従って、遮光用絶縁膜 32 の膜厚をカラー画像用の読み出し光 L のうちで B（青色）光の波長以下に対応して 400 nm 以下に設定しておけば、隣り合う第 2 金属遮光膜 33 間に形成した開口部 33a から遮光用絶縁膜 32 内に入射したカラー画像用の読み出し光 L の一部は、この遮光用絶縁膜 32 の下方及び上方に成膜された第 1 金属遮光膜 28 及び第 2 金属遮光膜 33 に吸収または反射されてしまうために遮光用絶縁膜 32 の遮光効果をもっとも高くすることができる。

**【0066】**

また、遮光用絶縁膜 32 は化学蒸着法（CVD 法：Chemical Vapor Deposition）で成膜するために公知のようにウエハの面内ばらつきに対して優れている。これに伴って、第 1 金属遮光膜 28 と第 2 金属遮光膜 33 との間に成膜した遮光用絶縁膜 32 の膜厚は比較的均一に 400 nm 以下に設定可能であるので、遮光用絶縁膜 32 の遮光効果のばらつきも少なくすることができる。

**【0067】**

次に、遮光用絶縁膜 32 上に成膜した第 2 金属遮光膜 33 も本発明の要部の一部を構成するものであり、この第 2 金属遮光膜 33 は隣り合う反射用画素電極 3



0 間に形成した開口部 30 a から第 3 層間絶縁膜 29 内に侵入したカラー画像用の読み出し光 L の一部を吸収するために反射率の低い金属を用いて成膜することが重要であり、具体的には TiN（窒化チタン：チタンナイトライド）とか、Ti（チタン）とか、TiN と Ti とを積層した TiN/Ti などを用いて、第 2 金属遮光膜 33 を 50 nm ～ 200 nm の範囲内の膜厚で成膜している。これにより、第 2 金属遮光膜 33 で読み出し光 L の一部を吸収する際に第 2 金属遮光膜 33 の反射率を低く設定することができるので、隣り合う反射用画素電極 30 間に形成した開口部 30 a から侵入した読み出し光 L の一部を吸収することができる。

#### 【0068】

更に、一つの反射用画素電極（第 3 メタル膜）30 をこの下方に成膜した一つの第 1 金属遮光膜（第 2 メタル膜）28 に接続するための第 3 ビアホール Via 3 を形成する際に、第 2 金属遮光膜 33 は第 3 層間絶縁膜 29 と同時にエッチング処理が可能な光吸収性を持つ金属膜としているために、反射用画素電極 30 の下方に第 2、第 1 金属遮光膜 33、28 を設けてもビアホールを形成する工程を従来例 2 よりも 1 工程削減して第 1 ～ 第 3 ビアホール Via 1 ～ Via 3 の 3 工程内におさめることができる。

#### 【0069】

この際、第 2 金属遮光膜 33 は、アルミ配線を用いた第 1 ～ 第 3 メタル膜 26、28、30 よりも抵抗値が高いものの、第 2 金属遮光膜 33 は遮光用と後述する保持容量形成用とを目的としているために、電流を流すような配線としての機能は必要としていないので、抵抗値を低くする必要はなく、これにより電気特性に影響を与えることはなく、上記した各目的に対して十分に機能するものである。

#### 【0070】

また、第 2 金属遮光膜 33 の形状は、図 6 に示したように、正形状に成膜した反射用画素電極（第 3 メタル膜）30 より一回り小形に正形状に形成されており、且つ、反射用画素電極 30 と同様に画素ごとに電氣的に分離されている。この際、第 2 金属遮光膜 33 を画素ごとに分離する場合に、図 4 に示したように

隣り合う第2金属遮光膜33間に開口部33aが形成されているが、前述したように、第1金属遮光膜28が隣り合う反射用画素電極30間に形成した開口部30aを覆っているために、第2金属遮光膜33間に形成した開口部33aは隣り合う反射用画素電極30間に形成した開口部30aに対して上下で開口位置が略一致しても何等の支障も生じない。

#### 【0071】

尚、この第1実施例では、第1金属遮光膜28により隣り合う反射用画素電極30間に形成した開口部30aを覆っているが、第1、第2金属遮光膜28、33のいずれか一方で隣り合う反射用画素電極30間に形成した開口部30aを覆うようにしても良い。これに伴って、反射用画素電極30に対して第1、第2金属遮光膜28、33の位置が図示とは多少ずれたり、第2、第3ビアホールVia2、Via3の位置も図示とは多少ずれる場合も有り得る。

#### 【0072】

上記のように、p型Si基板11と反射用画素電極30との間に第1、第2金属遮光膜28、33を設けることにより、透明基板42側から入射したカラー画像用の読み出し光Lの一部が隣り合う反射用画素電極30間に形成した開口部30aから第3層間絶縁膜29内に侵入しても、この読み出し光Lの一部は図4に点線で示したように第3層間絶縁膜29内で上下に設けた反射用画素電極30と第2金属遮光膜33とで反射及び吸収を繰り返すだけとなり、読み出し光Lの一部がp型Si基板11上に設けたMOSFET14側に到達しないために、読み出し光Lの一部によるMOSFET14内での光リークの発生を抑えることができる。

#### 【0073】

また、図5(a)及び図6に示したように、一つの反射用画素電極(第3メタル膜)30と、一つの第1金属遮光膜(第2メタル膜)28とを電氣的に接続する場合に、反射用画素電極30の略中央部位と対応する位置からSiO<sub>2</sub>を用いて成膜した第3層間絶縁膜29をエッチングし、更に、導電性のあるTiN又はTiもしくはTiN/Tiを用いて成膜した第2金属遮光膜33と、SiO<sub>2</sub>又はSiNもしくはSiONを用いて成膜した遮光用絶縁膜32と、導電性のある

TiNを用いて成膜した反射防止膜31とを同時にエッチングして第3ビアホールVia3を形成している。そして、この第3ビアホールVia3内に導電性のあるタングステン35をCVD法にて成膜して埋め込むことで、タングステン35の下端部が一つの第1金属遮光膜（第2メタル膜）28に電氣的に接続され、また、タングステン35の中間部位に第2金属遮光膜33が電氣的に接続され、更に、タングステン35の上端部が導電性のあるTiNを用いて成膜した反射防止膜34を介して反射用画素電極30に電氣的に接続されている。

#### 【0074】

この際、通常、酸化膜エッチング装置（図示せず）は、酸化膜だけをエッチングすることを目的としているためAl（アルミ）に対するエッチングレートは低く、選択性エッチングすることを目的としたものである。しかしながら、第3ビアホールVia3のエッチングと同時に、第2金属遮光膜33に用いたTiN又はTiもしくはTiN/Tiを上記した酸化膜エッチング装置で容易にエッチングすることが可能である。

#### 【0075】

尚、第3ビアホールVia3を形成した場合に、第3ビアホールVia3内にタングステン35を埋め込まなくても良く、この場合には図5（b）に示したように、反射用画素電極30の略中央部位と対応する位置から第3層間絶縁膜29をエッチングし、更に、第2金属遮光膜33と、遮光用絶縁膜32と、反射防止膜31とを同時にエッチングして第3ビアホールVia3を形成し、この後、通常のスパッタ処理により第3ビアホールVia3内にTiNによる反射防止膜34とアルミ配線による反射用画素電極30を成膜すれば、反射用画素電極30と第2金属遮光膜33と第1金属遮光膜28とが電氣的に接続される。

#### 【0076】

従って、第3ビアホールVia3は、反射用画素電極（第3メタル膜）30と、第2金属遮光膜33と、第1金属遮光膜（第2メタル膜）28とを電氣的に接続する役割を持つ。これによって、第2金属遮光膜33は専用のビアホールを設けることを必要としないため、リソグラフィーや、エッチングなどの工程簡略化が可能である。

## 【0077】

次に、一つのMOSFET14に対する保持容量の形成について、比較例となる従来例1の場合と本発明の場合とを図7(a), (b)を用いて説明する。

## 【0078】

図7(a)に示したように、比較例となる従来例1の場合では、p型Si基板11上に設けたMOSFET14に対して、p型Si基板11上に拡散容量電極21, 絶縁膜22, 容量電極23, 容量電極用コンタクト24からなる保持容量部Cが1箇所形成されているのみである。

## 【0079】

上記に対して、本発明では、図7(b)に示したように、p型Si基板11上拡散容量電極21, 絶縁膜22, 容量電極23, 容量電極用コンタクト24からなる保持容量部C1が形成されていると共に、更に、第1金属遮光膜(第2金属膜)28/反射防止膜31(図5)上に遮光用絶縁膜32を介して第2金属遮光膜33を形成したことで、第1金属遮光膜(第2金属膜)28と第2金属遮光膜33との間も保持容量として働くために、この間で保持容量部C2, C3が第3ビアホールVia3の左右にわかれて形成されている。そして、反射用画素電極(第3金属膜)30及び第2金属遮光膜33並びに第1金属遮光膜(第2金属膜)28は、一つのMOSFET14及び保持容量部C1~C3に電氣的に接続されている。

## 【0080】

この際、遮光用絶縁膜32として誘電率の大きいSiNやSiONを用いれば保持容量部C2, C3の各保持容量値をより増加させることができる。例えば、遮光用絶縁膜32としてSiNを用いた場合にはSiNの誘電率が9であり、一方、遮光用絶縁膜32としてSiO<sub>2</sub>を用いた場合にはSiO<sub>2</sub>の誘電率が4.2であるため、遮光用絶縁膜32としてSiNを用いた場合にはSiO<sub>2</sub>を用いた場合よりも保持容量値を2倍以上大きくすることができる。

## 【0081】

これにより、本発明では合計3箇所の保持容量部C1~C3により従来例1の場合よりも3箇所合計の保持容量値を大きく設定することができるので、反射用

画素電極 30 の電位の変動を小さくすることができ、フリッカーや焼きつきなどに対して有利となる。

#### 【0082】

更に、図 8 に示した如く、第 1 金属遮光膜（第 2 メタル膜）28 / 反射防止膜 31（図 5）上に遮光用絶縁膜 32 として SiN や、SiO<sub>2</sub> を成膜した場合のそれぞれの反射率を示すと共に、参考例としてアルミ配線による第 1 金属遮光膜（第 2 メタル膜）28 のみの反射率も示している。同図から遮光用絶縁膜 32 として SiN を用いた場合には、SiO<sub>2</sub> を用いた場合よりも反射率を低く抑えることができるために、遮光用絶縁膜 32 を SiO<sub>2</sub> ではなく、SiN や SiON を使用することによって遮光効果を大きくすることができる。また、SiO<sub>2</sub> の屈折率が 1.45 であるのに対し、SiN の屈折率は約 2.0 であり、また、SiON の屈折率は約 1.8 であるので、SiO<sub>2</sub> よりも高い。このような高屈折率の遮光用絶縁膜 32 と、前記した光吸収性がある第 2 金属遮光膜 33 とを組み合わせることで遮光効果をより大きくすることができる。

#### 【0083】

そして、上記のように構成した本発明に係る第 1 実施例の反射型液晶表示装置 10B の動作は、先に図 2（a），（b）を用いて説明した従来例 1 の反射型液晶表示装置 10A の動作と略同じであるのでここでの詳述を省略するものの、本発明では MOSFET（スイッチング素子）14 のソース電極 20（又はドレイン電極 18）に 3 箇所の保持容量部 C1～C3 が接続されるために、3 箇所の保持容量部 C1～C3 の各保持容量値を加算した合計の保持容量値がソース電極 20（又はドレイン電極 18）と COM 電位間に加わる点が異なるものである。

#### 【0084】

次に、上記のように構成した本発明に係る第 1 実施例の反射型液晶表示装置 10B の製造方法について、図 9（a）～（d）及び図 10（a）～（c）を用いて工程順に説明する。

#### 【0085】

図 9（a）～（d）は本発明に係る第 1 実施例の反射型液晶表示装置の製法方法において、第 1 工程～第 4 工程を順に示した断面図、

図10 (a) ~ (c) は本発明に係る第1実施例の反射型液晶表示装置の製法方法において、第5工程~第7工程を順に示した断面図である。

#### 【0086】

まず、図9 (a) に示した第1工程では、公知の方法により、p型Si基板（半導体基板）11上にMOSFET（スイッチング素子）14と保持容量部C1とフィールド酸化膜13A~13Cとを形成し、これらの上に第1層間絶縁膜25、第1メタル膜26、第2層間絶縁膜27、第1金属遮光膜（第2メタル膜）28／反射防止膜31（図5のみ図示）を順に成膜する。この際、第1メタル膜26は第1ビアホールVia1内のアルミ配線によりMOSFET14と保持容量部C1に電氣的に接続され、第1金属遮光膜（第2メタル膜）28は第2ビアホールVia2内のアルミ配線により第1メタル膜26に電氣的に接続される。また、隣り合う第1金属遮光膜（第2メタル膜）28／反射防止膜31（図5）間に開口部28aをリソグラフィーにて所定のパターンニングと、エッチングとで形成し、一つの第1金属遮光膜（第2メタル膜）28を隣りから電氣的に分離する。

#### 【0087】

次に、図9 (b) に示した第2工程では、第1金属遮光膜（第2メタル膜）28／反射防止膜31（図5）上に遮光用絶縁膜32をSiO<sub>2</sub>又はSiNもしくはSiONにより例えば300nmの厚さでCVD法にて成膜する。

#### 【0088】

次に、図9 (c) に示した第3工程では、遮光用絶縁膜32上に第2金属遮光膜33をTiN又はTiもしくはTiN／Tiにより例えば70nmの厚さでスパッタして成膜し、且つ、隣り合う第1金属遮光膜33間に開口部33aをリソグラフィーにて所定のパターンニングと、エッチングとで形成し、一つの第2金属遮光膜33を隣りの画素から電氣的に分離する。

#### 【0089】

次に、図9 (d) に示した第4工程では、第2金属遮光膜33上に第3層間絶縁膜29をSiO<sub>2</sub>により例えば700nmの厚さで成膜し、この第3層間絶縁膜29の上面を化学機械的研磨法（CMP法：Chemical Mechanical Polishing

）などで平坦にしておく。

#### 【0090】

次に、図10（a）に示した第5工程では、第3層間絶縁膜29に対してリソグラフィーにて所定のパターニングを行い、エッチングで第3ビアホールVia3を形成する。この時、第2金属遮光膜33及び遮光用絶縁膜32を同時にエッチングすると共に、第1金属遮光膜（第2メタル膜）28に到達するまでエッチングする。第2金属遮光膜33は前述したようにTiN又はTiもしくはTiN／Tiを用いて成膜しているので酸化膜エッチング装置（図示せず）においても簡単にエッチングすることができる。

#### 【0091】

次に、図10（b）に示した第6工程では、第3層間絶縁膜29の上方から第3ビアホールVia3内にタンゲステン35をCVD法にて成膜し、エッチバックや、CMP法によりタンゲステン35を埋め込む。尚、第3ビアホールVia3内にアルミをスパッタし、エッチバックしてアルミを埋め込んでも良い。これにより、タンゲステン35やアルミに一つの第2金属遮光膜33と一つの第1金属遮光膜（第2メタル膜）28とが電氣的に接続される。

#### 【0092】

次に、図10（c）に示した第6工程では、公知の方法により、第3層間絶縁膜29上に反射防止膜34（図5のみ図示）／反射用画素電極（第3メタル膜）30をアルミをスパッタ法にて成膜し、且つ、隣り合う反射用画素電極30間に開口部30aをリソグラフィーにて所定のパターニングを行い、エッチングして形成し、一つの反射用画素電極30を隣りの画素から電氣的に分離する。この時、第3ビアホールVia3内のタンゲステン35又はアルミは一つの反射防止膜34（図5）／反射用画素電極（第3メタル膜）30に電氣的に接続される。そして、p型Si基板11上への各種の機能膜の成膜が終了する。

#### 【0093】

上記により従来例1の構造に比べて、MOSFET14内での光リークに対して強くなるために画素の微細化が可能になり、例えば同じ画面面積に対して、従来例1よりも画素を多く詰め込むことができ、高精細化を実現することができる

。

#### 【0094】

また、従来例2の構造に比べて、p型Si基板11と反射用画素電極30との間に第1、第2金属遮光膜28、33を各上下に絶縁膜27、32、29を介装させて設けても、ビアホール形成工程を従来例2よりも1工程削減でき、且つ、ビアホール形成時に第2金属遮光膜33をこの上下に成膜した第1、第2メタル膜26、28を介して一つのMOSFET14及び保持容量部C1～C3並びに一つの反射用画素電極30に接続できると共に、一つのMOSFET14に対する保持容量値も大きく設定することができる。

#### 【0095】

##### <第2実施例>

図11は本発明に係る第2実施例の反射型液晶表示装置において、一つの画素を模式的に拡大して示した断面図である。

#### 【0096】

図11に示した本発明に係る第2実施例の反射型液晶表示装置10Cは、先に説明した本発明に係る第1実施例の反射型液晶表示装置10Bにおける第1、第2金属遮光膜の位置を一部変形させたものであり、ここでは第1実施例と異なる点のみ簡略に説明する。

#### 【0097】

この第2実施例では、第1金属遮光膜（第2メタル膜）28の上方に金属遮光膜を成膜せずに、第1メタル膜26上に遮光用絶縁膜36を介して第2金属遮光膜37を成膜している。これに伴って、第2金属遮光膜37上に第2層間絶縁膜27を介して第1金属遮光膜28を成膜し、且つ、第1金属遮光膜28はこれより上方に設けた隣り合う反射用画素電極30間に形成した開口部30aを覆っている。

#### 【0098】

尚、第1、第2金属遮光膜28、37は成膜順の呼称ではなく、第1実施例と同じ位置に対応した第1金属遮光膜に対して同一符番を付している。

#### 【0099】



尚また、第2実施例では、第1金属遮光膜（第2メタル膜）28の上方に金属遮光膜を成膜していないために、保持容量部Cは先に図1を用いて説明した従来例1と同じくp型Si基板11上に設けた1箇所だけである。

#### 【0100】

この際、上記した遮光用絶縁膜36は、 $\text{SiO}_2$ またはSiNもしくはSiONを用いて400nm以下の膜厚で成膜している。また、上記した第2金属遮光膜37は、反射率の低いTiN又はTiもしくはTiN/Tiなどを用いて50nm～200nmの範囲内の膜厚で成膜している。

#### 【0101】

また、この第2実施例では、第1金属遮光膜（第2メタル膜）28を第1メタル膜26に接続するための第2ビアホールVia2を形成した時に、第2ビアホールVia2内のタンゲステン又はアルミにより第1金属遮光膜28と第2金属遮光膜37と第1メタル膜26とを電氣的に接続している。従って、第2実施例でもビアホールを形成する工程を従来例2よりも1工程削減して第1～第3ビアホールVia1～Via3の3工程内におさめることができる。

#### 【0102】

上記のように第2実施例の反射型液晶表示装置10Cを構成した場合に、透明基板42側から入射させたカラー画像用の読み出し光Lの一部は、隣り合う反射用画素電極30間に形成した開口部30aから第3層間絶縁膜29内に侵入し、この第3層間絶縁膜29内でアルミ配線による反射用画素電極30の下面とアルミ配線による第1金属遮光膜28の上面との間で反射を繰り返す。この後、読み出し光Lの一部は隣り合う第1金属遮光膜28間に形成した開口部28aから第2層間絶縁膜27内に侵入するものの、この後、読み出し光Lの一部は図11に点線で示したように第2層間絶縁膜27内で上下に設けた第1金属遮光膜28と第2金属遮光膜37とで反射及び吸収を繰り返すだけとなり、読み出し光Lの一部がp型Si基板11上に設けたMOSFET14側に到達しないために、読み出し光Lの一部によるMOSFET14内での光リークの発生を抑えることができる。

#### 【0103】

### <第3実施例>

図12は本発明に係る第3実施例の反射型液晶表示装置において、一つの画素を模式的に拡大して示した断面図である。

#### 【0104】

図12に示した本発明に係る第3実施例の反射型液晶表示装置10Dは、先に説明した本発明に係る第1、第2実施例の反射型液晶表示装置10B、10Cにおける金属遮光膜を組み合わせたものであり、ここでは第1、第2実施例と異なる点のみ簡略に説明する。

#### 【0105】

この第3実施例では、第2実施例と同様に第1メタル膜26上に遮光用絶縁膜36を介して第2金属遮光膜37を成膜していると共に、第1実施例と同様に第1金属遮光膜（第2メタル膜）28上に遮光用絶縁膜38を介して第3金属遮光膜39を成膜して、この第3金属遮光膜39で隣り合う第1金属遮光膜28間に形成した開口部28aを覆っている。

#### 【0106】

尚、第1、第2、第3金属遮光膜28、37、39は成膜順の呼称ではなく、第1、第2実施例と同じ位置に対応した第1、第2金属遮光膜に対して同一符番を付し、且つ、第1実施例と同じ位置に対応した第3金属遮光膜に対して異なる符番を付している。

#### 【0107】

この際、上記した遮光用絶縁膜36及び遮光用絶縁膜38は、 $\text{SiO}_2$ または $\text{SiN}$ もしくは $\text{SiON}$ を用いて400nm以下の膜厚で成膜している。また、上記した第2金属遮光膜37及び第3金属遮光膜39は、反射率の低い $\text{TiN}$ 又は $\text{Ti}$ もしくは $\text{TiN/Ti}$ などを用いて50nm～200nmの範囲内の膜厚で成膜している。

#### 【0108】

また、この第3実施例では、第1金属遮光膜（第2メタル膜）28を第1メタル膜26に接続するための第2ビアホールVia2を形成した時に、第2ビアホールVia2内のタンゲステン又はアルミにより第1金属遮光膜28と第2金属

遮光膜 37 と第 1 メタル膜 26 とを電氣的に接続していると共に、反射用画素電極（第 3 メタル膜）30 を第 1 金属遮光膜（第 2 メタル膜）28 接続するための第 3 ビアホール Via 3 を形成した時に、第 3 ビアホール Via 3 内のタングステン又はアルミにより反射用画素電極 30 と第 3 金属遮光膜 39 と第 1 金属遮光膜 28 とを電氣的に接続している。従って、第 3 実施例でもビアホールを形成する工程を従来例 2 よりも 1 工程削減して第 1 ～第 3 ビアホール Via 1 ～Via 3 の 3 工程内におさめることができる。

#### 【0109】

上記により、第 1、第 2 実施例よりもカラー画像用の読み出し光 L の一部による MOSFET 14 内での光リークの発生をより一層抑えることができる。勿論、この第 3 実施例でも、第 1 実施例と同様に、p 型 Si 基板 11 上に形成した保持容量部 C1 の他に、第 1 金属遮光膜（第 2 メタル膜）28 と第 3 金属遮光膜 39 との間も保持容量として働くために、この間で保持容量部 C2、C3 が第 3 ビアホール Via 3 の左右にわかれて形成される。これにより、合計 3 箇所の保持容量部 C1 ～C3 により従来例 1 の場合よりも 3 箇所合計の保持容量値を大きく設定することができるので、反射用画素電極 30 の電位の変動を小さくすることができ、フリッカーや焼きつきなどに対して有利となる。

#### 【0110】

上記した第 1 ～第 3 実施例から p 型 Si 基板 11 と反射用画素電極 30 との間に少なくとも 2 層以上の金属遮光膜を各上下に絶縁膜を介装させて設けても、ビアホールの形成工程を従来例 2 よりも 1 工程削減でき、且つ、ビアホール形成時に金属遮光膜をこの上下に成膜したメタル膜を介して一つの MOSFET 14 及び保持容量部 C1 ～C3（又は C1）並びに一つの反射用画素電極 30 に接続できると共に、一つの MOSFET 14 に対する保持容量値も大きく設定することができる。

#### 【0111】

#### 【発明の効果】

以上詳述した本発明に係る反射型液晶表示装置において、請求項 1 記載によると、とくに、透明基板側から対向電極を介して液晶内に入射させた読み出し光の

一部が隣り合う反射用画素電極間に形成した開口部から反射用画素電極に隣接した絶縁膜内に侵入した際に読み出し光の一部をスイッチング素子側に対して遮光するために、半導体基板と複数の反射用画素電極との間に少なくとも2層以上の金属遮光膜を各上下に絶縁膜を介装させて設けて、各層の金属遮光膜のうちのいずれかで隣り合う反射用画素電極間に形成した開口部を覆うと共に、各層ごとに一つの金属遮光膜を隣りの画素から電氣的に分離した上で、各層の一つの金属遮光膜をビアホールにより一つのスイッチング素子及び一つの反射用画素電極並びに保持容量部に電氣的に接続させたため、ビアホールを形成する工程を従来例2よりも1工程削減して第1～第3ビアホールの3工程内におさめることができる。

#### 【0112】

また、請求項2記載によると、請求項1記載の反射型液晶表示装置において、とくに、保持容量部の保持容量値は、半導体基板上に設けた拡散容量電極、絶縁膜、容量電極、容量電極用コンタクトとからなる保持容量部の保持容量値と、2層の金属遮光膜間に成膜した遮光用絶縁膜と該2層の金属遮光膜とで形成した保持容量部の保持容量値とを合計したため、合計の保持容量値を大きく設定することができるので、反射用画素電極の電位の変動を小さくすることができ、フリッカーや焼きつきなどに対して有利となる。

#### 【0113】

また、請求項3記載によると、請求項1記載の反射型液晶表示装置において、とくに、2層以上の金属遮光膜のうちで少なくとも1層は、TiN又はTiもしくはTiNとTiとを積層したTiN/Tiを用いて成膜したため、金属遮光膜で読み出し光の一部を吸収する際に金属遮光膜の反射率を低く設定することができるので、隣り合う反射用画素電極間に形成した開口部から侵入した読み出し光の一部を吸収することができる。

#### 【0114】

また、請求項4記載によると、とくに、透明基板側から対向電極を介して液晶内に入射させたカラー画像用の読み出し光の一部が隣り合う反射用画素電極間に形成した開口部から反射用画素電極に隣接した絶縁膜内に侵入した際にカラー画

像用の読み出し光の一部をスイッチング素子側に対して遮光するために、半導体基板と複数の反射用画素電極との間に少なくとも2層以上の金属遮光膜を各上下に絶縁膜を介装させて設けると共に、2層の金属遮光膜間に遮光用絶縁膜を形成し、この遮光用絶縁膜の膜厚をカラー画像用の読み出し光のうちでB（青色）光の波長以下に対応して400nm以下に設定したため、カラー画像用の読み出し光LのうちでB（青色）光の波長400nm以下の光は使用する必要がないので、遮光用絶縁膜の遮光効果をもっとも高くすることができる。

#### 【0115】

更に、請求項5記載によると、とくに、透明基板側から対向電極を介して液晶内に入射させたカラー画像用の読み出し光の一部が隣り合う反射用画素電極間に形成した開口部から反射用画素電極に隣接した絶縁膜内に侵入した際にカラー画像用の読み出し光の一部をスイッチング素子側に対して遮光するために、半導体基板と複数の反射用画素電極との間に少なくとも2層以上の金属遮光膜を各上下に絶縁膜を介装させて設けると共に、2層の金属遮光膜間に遮光用絶縁膜をSiN又はSiONを用いて形成したため、隣り合う反射用画素電極間に形成した開口部から侵入した読み出し光の一部を反射率が低いSiN又はSiONにより遮光性能を向上させることができると共に、誘電率が大きいSiN又はSiONにより2層の金属遮光膜間に成膜した遮光用絶縁膜と該2層の金属遮光膜とで形成した保持容量部の保持容量値を大きくすることができる。更に、高屈折率のSiN又はSiONによる遮光用絶縁膜と、光吸収性がある金属遮光膜とを組み合わせることで遮光効果をより大きくすることができる。

#### 【図面の簡単な説明】

##### 【図1】

従来例1の反射型液晶表示装置において、一つの画素を模式的に拡大して示した断面図である。

##### 【図2】

(a)は従来例1の反射型液晶表示装置におけるアクティブマトリクス駆動回路を説明するためのブロック図であり、(b)は(a)中のX部を拡大して示した模式図である。

**【図 3】**

従来例 2 の液晶表示装置を模式的に示した断面図である。

**【図 4】**

本発明に係る第 1 実施例の反射型液晶表示装置において、一つの画素を模式的に拡大して示した断面図である。

**【図 5】**

図 4 に示した第 1 金属遮光膜（第 2 メタル膜）と第 2 金属遮光膜と反射用画素電極（第 3 メタル膜）とを電氣的に接続するための第 3 ビアホールを説明するために一部拡大して示した断面図であり、（a）は第 3 ビアホール内をタングステンで形成した場合を示し、（b）は第 3 ビアホール内をアルミ配線で形成した場合を示した図である。

**【図 6】**

図 4 に示した反射用画素電極（第 3 メタル膜）と第 2 金属遮光膜と第 3 ビアホールとを平面的に示した平面図である。

**【図 7】**

本発明に係る第 1 実施例の反射型液晶表示装置において、一つのスイッチング素子に対する保持容量の形成について説明するための断面図であり、（a）は比較例となる従来例 1 の場合を示し、（b）は本発明の場合を示した図である。

**【図 8】**

本発明に係る第 1 実施例の反射型液晶表示装置において、第 1 金属遮光膜（第 2 メタル膜）／反射防止膜上に成膜した遮光用絶縁膜の反射率を説明するための図である。

**【図 9】**

（a）～（d）は本発明に係る第 1 実施例の反射型液晶表示装置の製造方法において、第 1 工程～第 4 工程を順に示した断面図である。

**【図 10】**

（a）～（c）は本発明に係る第 1 実施例の反射型液晶表示装置の製造方法において、第 5 工程～第 7 工程を順に示した断面図である。

**【図 11】**

本発明に係る第2実施例の反射型液晶表示装置において、一つの画素を模式的に拡大して示した断面図である。

【図12】

本発明に係る第3実施例の反射型液晶表示装置において、一つの画素を模式的に拡大して示した断面図である。

【符号の説明】

- 10B…本発明に係る第1実施例の反射型液晶表示装置、
- 10C…本発明に係る第2実施例の反射型液晶表示装置、
- 10D…本発明に係る第3実施例の反射型液晶表示装置、
- 11…半導体基板（p型Si基板）、12…p-ウェル領域、
- 13A～13C…フィルド酸化膜、
- 14…スイッチング素子（MOSFET）、15…ゲート酸化膜、
- 16…ゲート電極、17…ドレイン領域、18…ドレイン電極、
- 19…ソース領域、20…ソース電極、
- 21…拡散容量電極、22…絶縁膜、23…容量電極、
- 24…容量電極用コンタクト、
- 25…第1層間絶縁膜、26…第1メタル膜、27…第2層間絶縁膜、
- 28…第1～第3実施例の第1金属遮光膜（第2メタル膜）、
- 29…第3層間絶縁膜、
- 30…反射用画素電極（第3メタル膜）、
- 31…反射防止膜、32…遮光用絶縁膜、
- 33…第1実施例の第2金属遮光膜、
- 34…反射防止膜、35…タンゲステン、
- 36…遮光用絶縁膜、37…第2、第3実施例の第2金属遮光膜、
- 38…遮光用絶縁膜、39…第3実施例の第3金属遮光膜、
- 41…液晶、42…透明な対向電極、43…透明基板（ガラス基板）、
- 70…アクティブマトリックス駆動回路、
- 71…水平シフトレジスタ回路、72…ビデオスイッチ、73…信号線、
- 74…ビデオ線、75…垂直シフトレジスタ回路、76…ゲート線、

C 1 ～ C 3 …保持容量部、

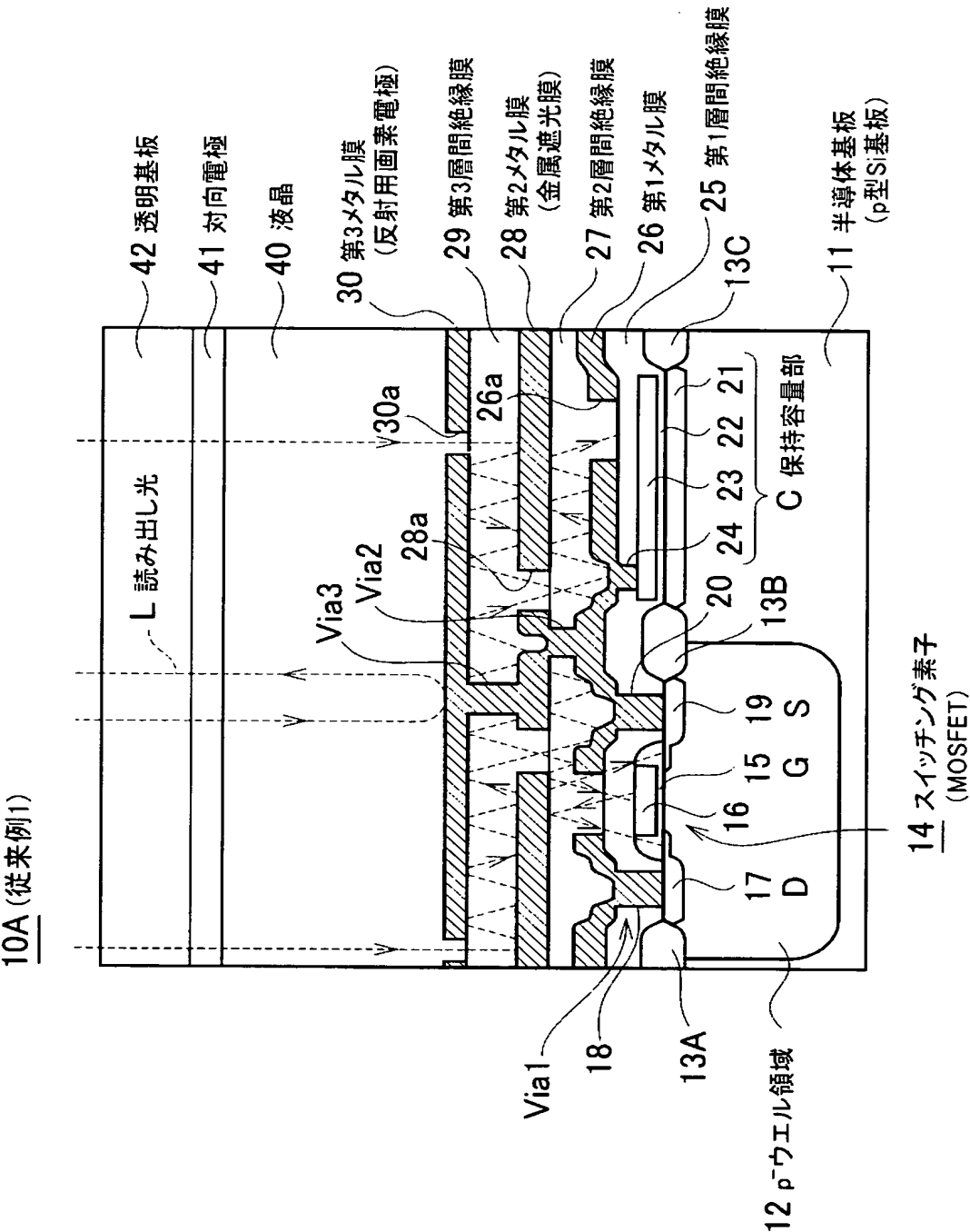
D …ドレイン、G …ゲート、S …ソース、

V i a 1 ～ V i a 3 …第 1 ～第 3 ビアホール。

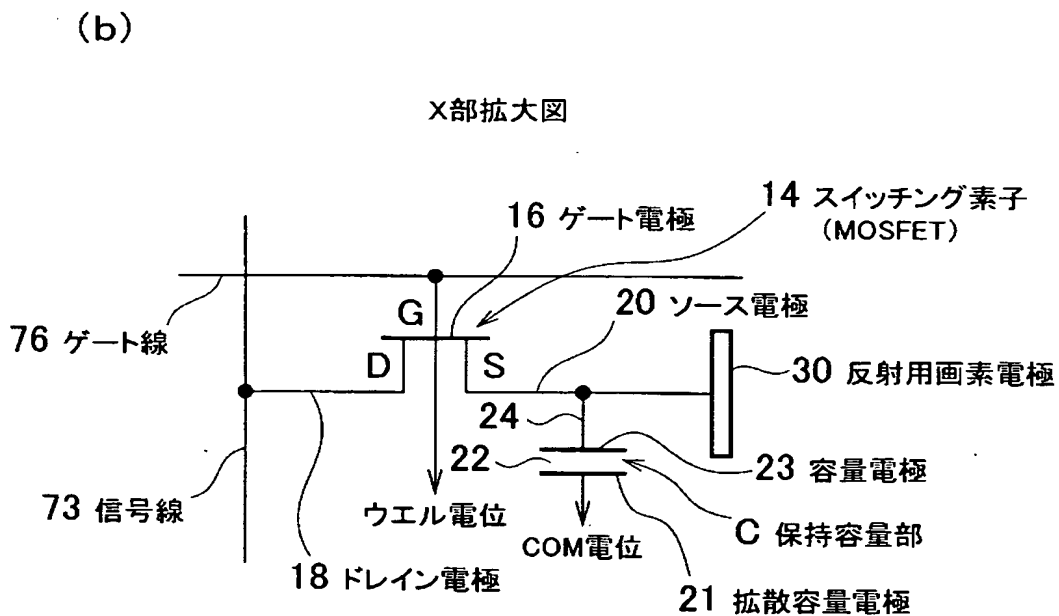
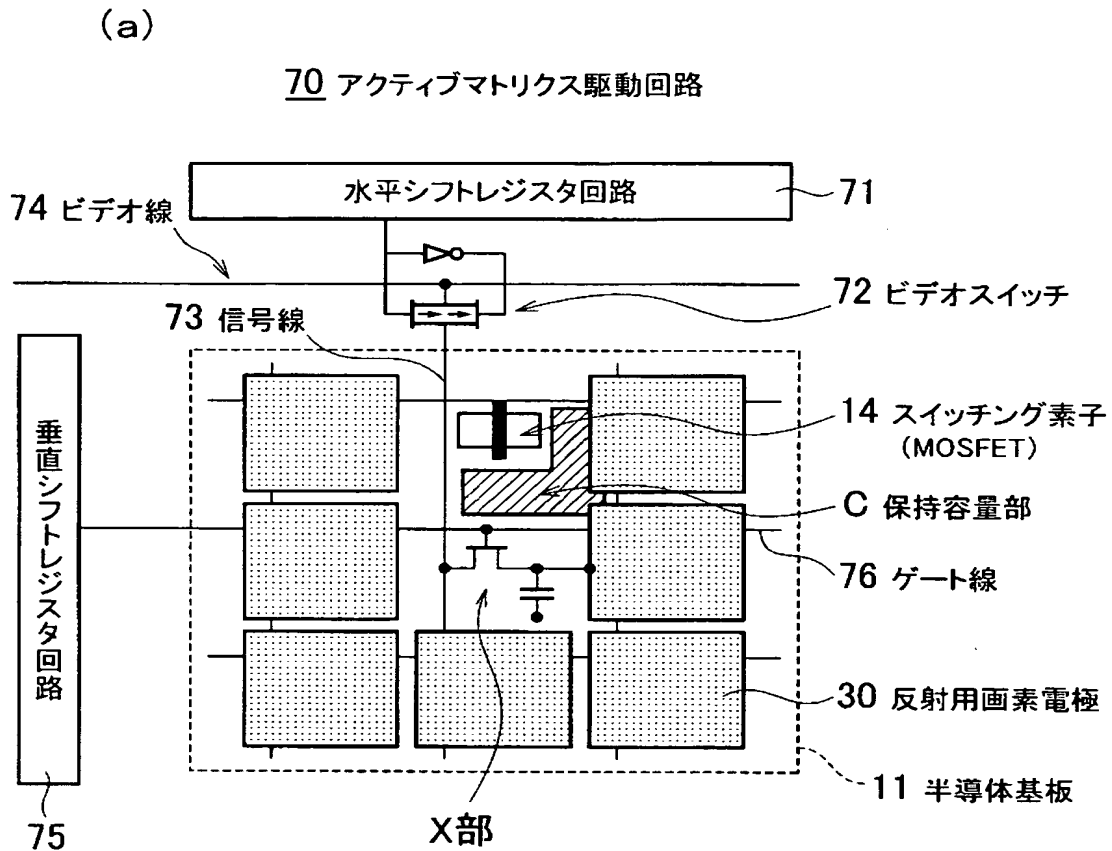


【書類名】 図面

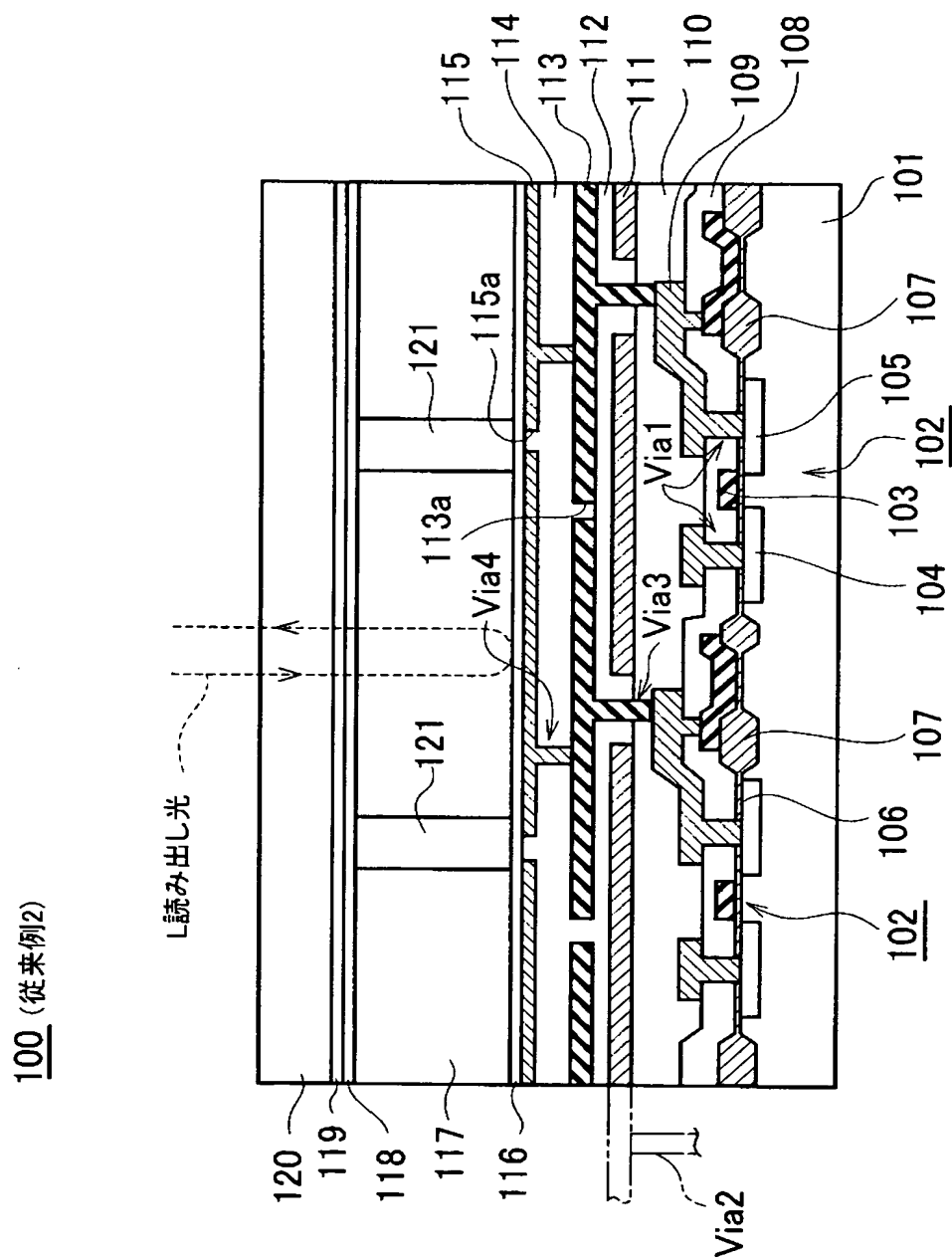
【図 1】



【図 2】



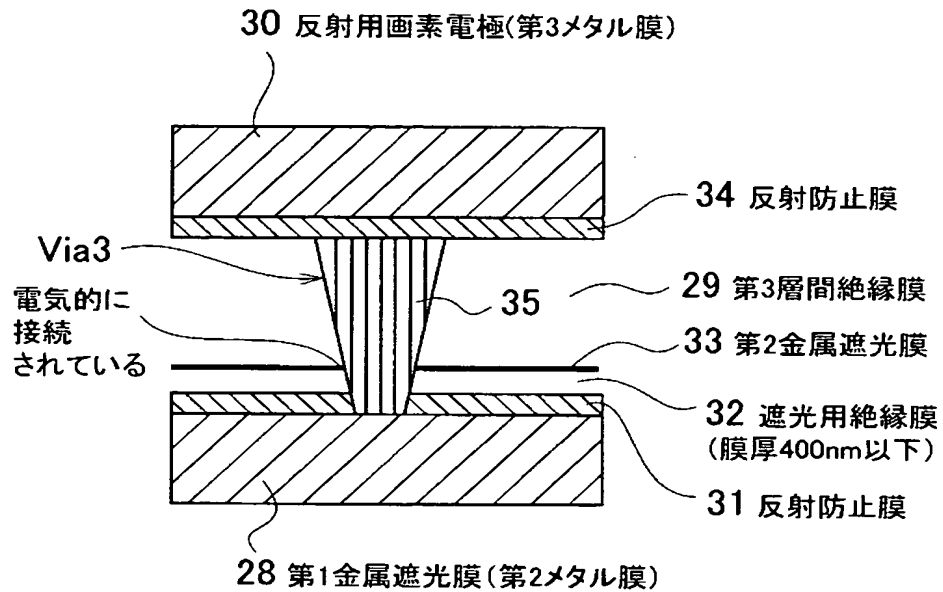
【図 3】



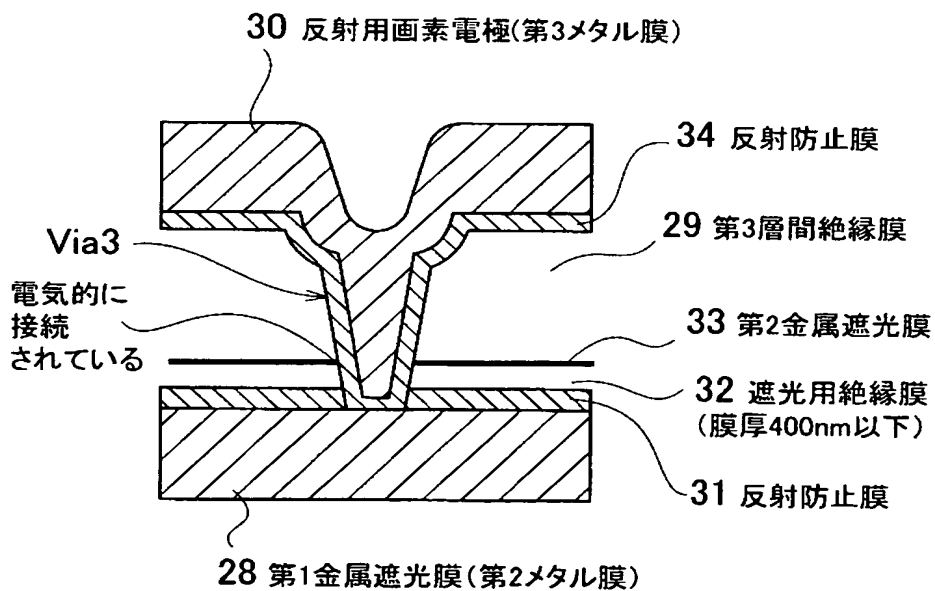


【図 5】

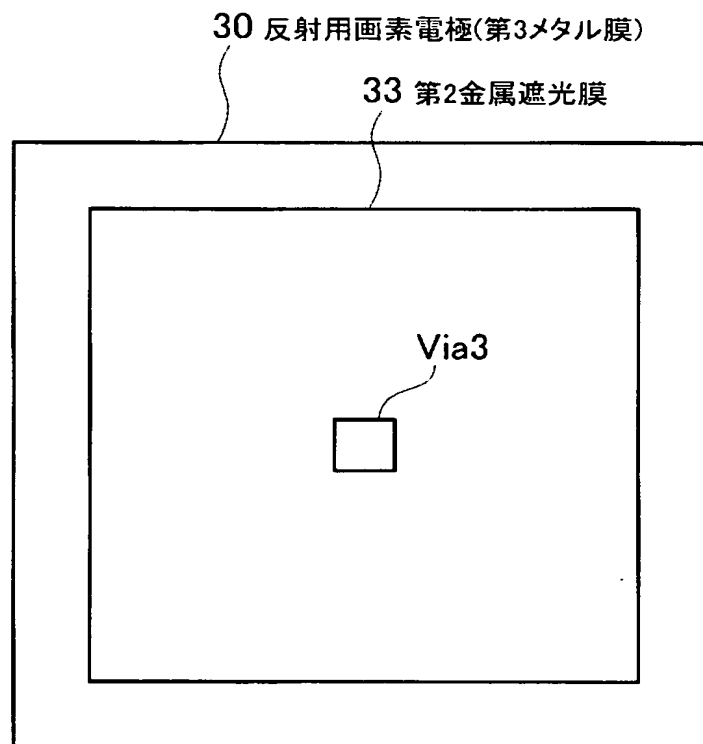
(a) 第3ビアホール内をタングステンで形成した場合



(b) 第3ビアホール内をアルミ配線で形成した場合

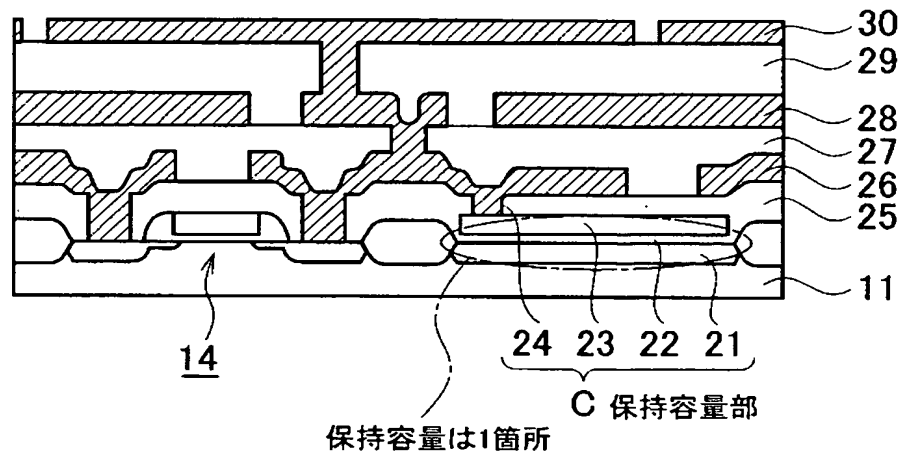


【図 6】

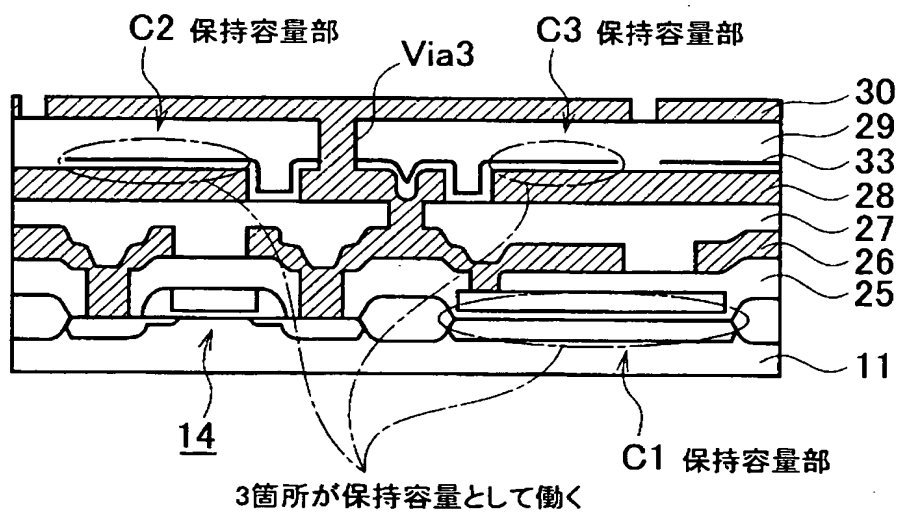


【図 7】

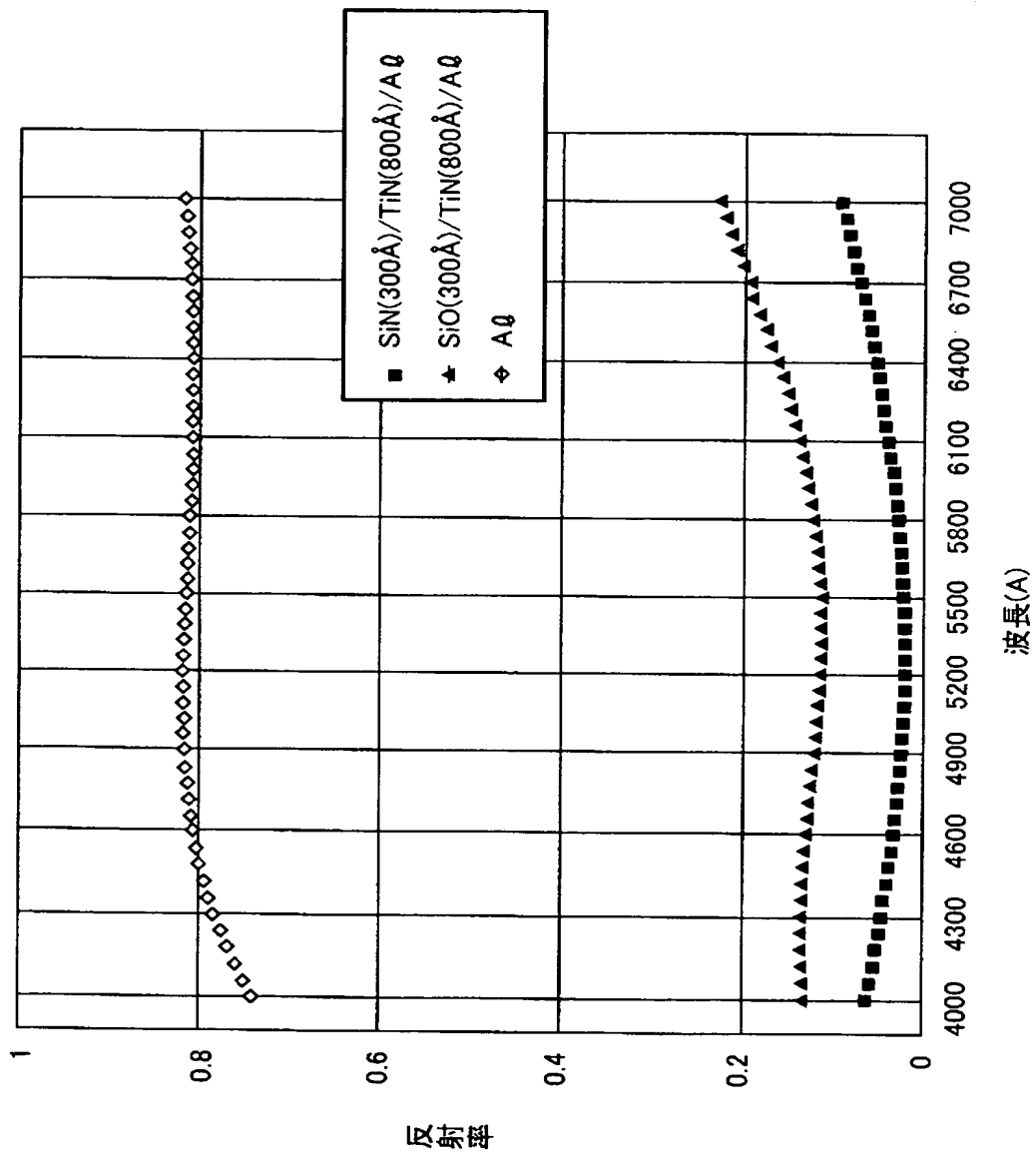
(a) 比較例となる従来例1の場合



(b) 本発明の場合

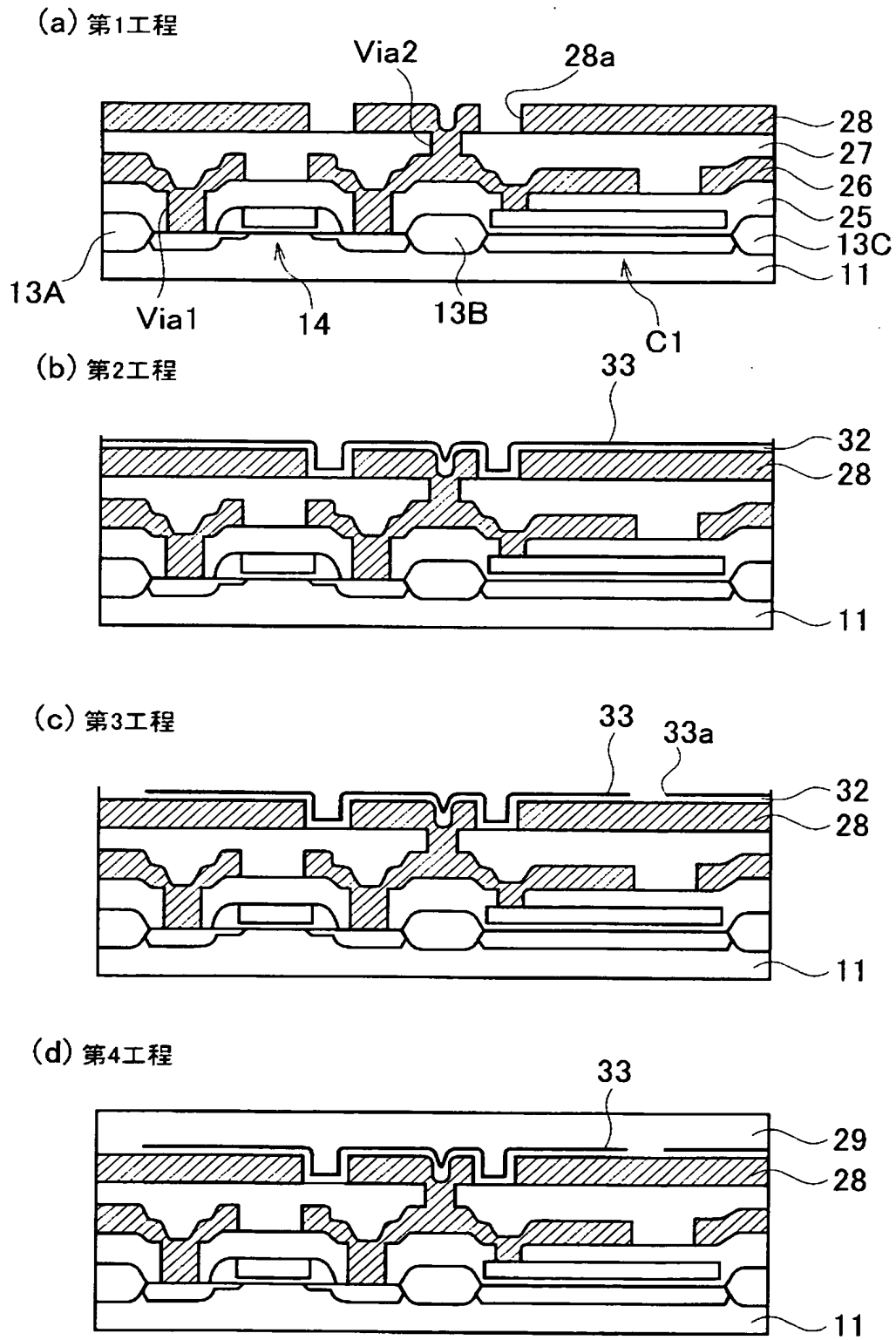


【図 8】



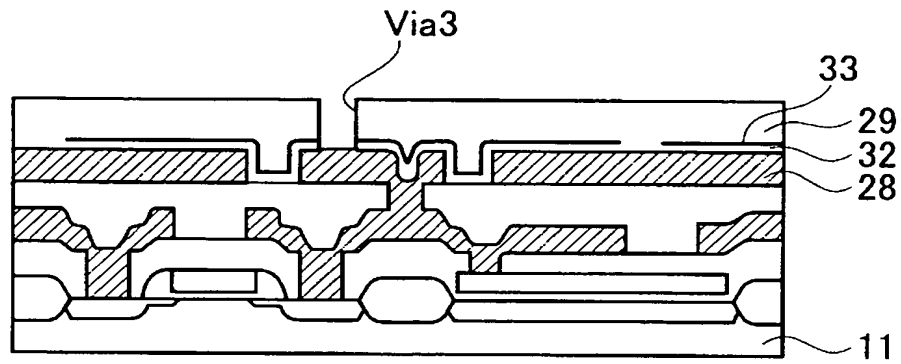


【図 9】

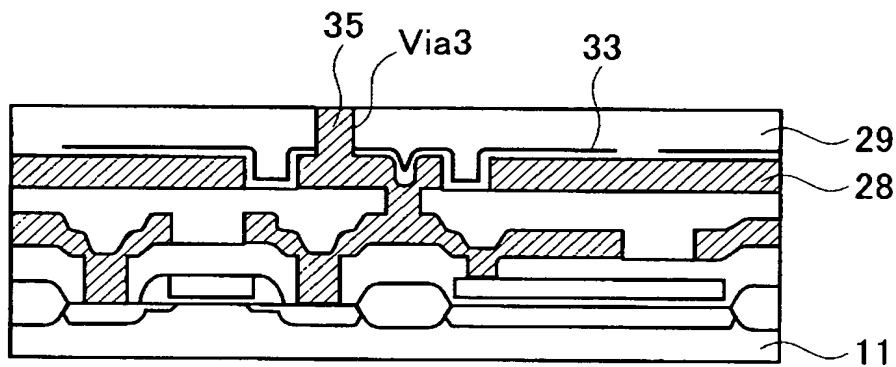


【図 10】

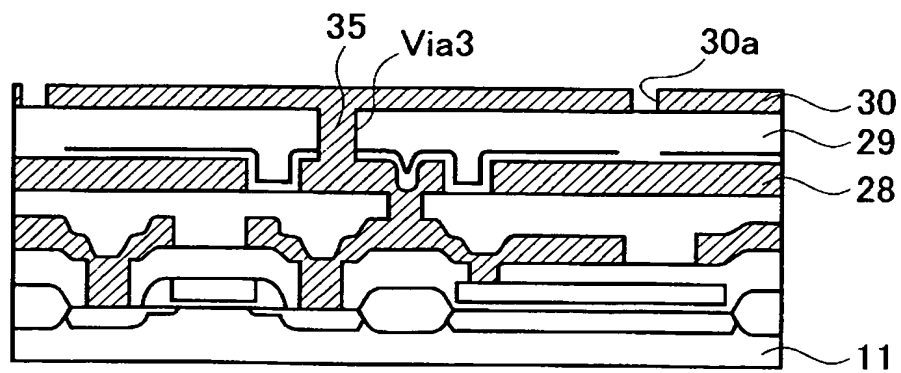
(a) 第5工程



(b) 第6工程

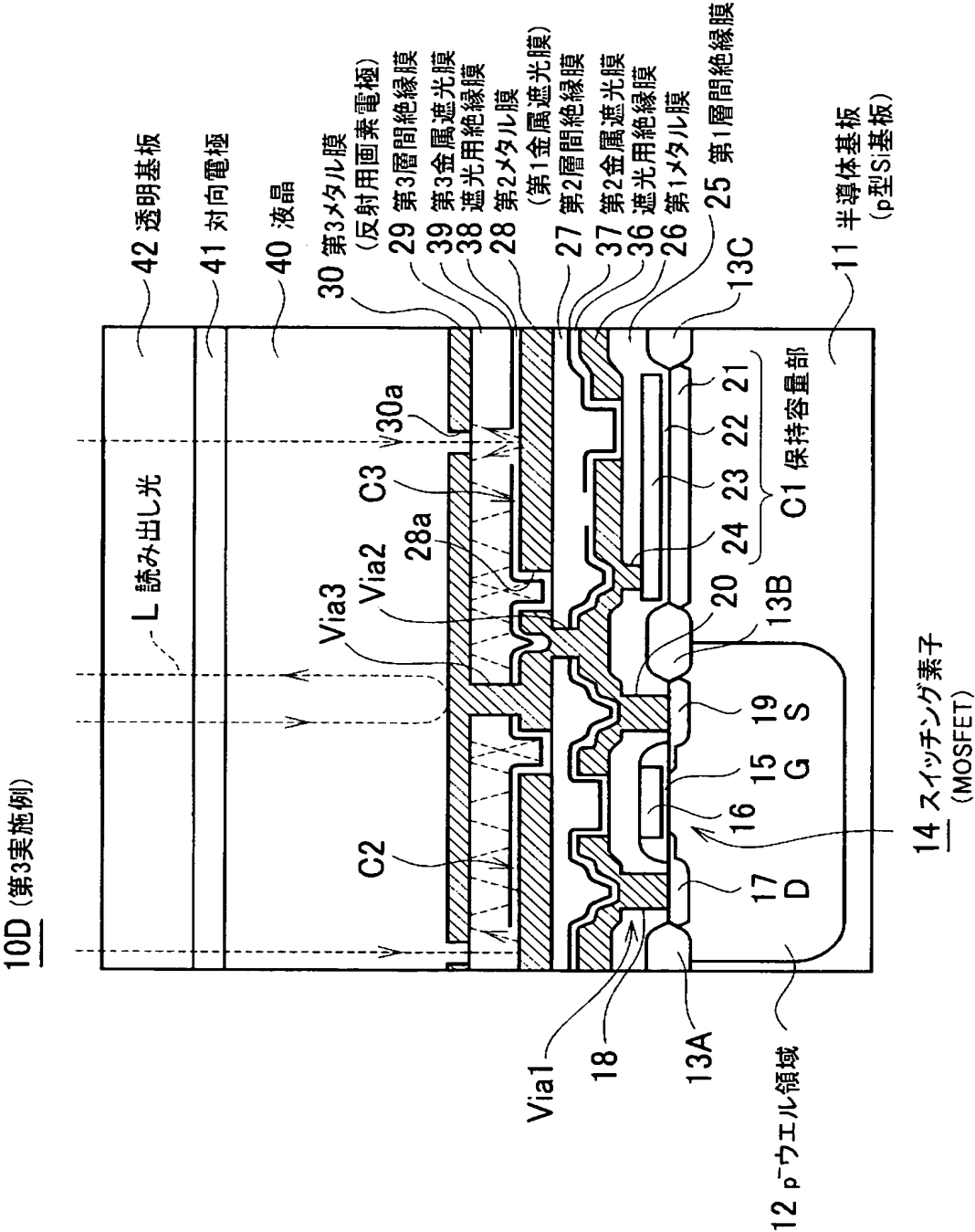


(c) 第7工程





【図 12】



【書類名】 要約書

【要約】

【課題】 ビアホールを形成する工程を削減する。

【解決手段】 透明基板 4 2 側から対向電極 4 1 を介して液晶 4 0 内に入射させた読み出し光 L の一部が隣り合う反射用画素電極 3 0 間に形成した開口部 3 0 a から第 3 層間絶縁膜 2 9 内に侵入した際に読み出し光 L の一部をスイッチング素子 1 4 側に対して遮光するために、半導体基板 1 1 と複数の反射用画素電極 3 0 との間に第 1, 第 2 金属遮光膜 2 8, 3 3 を各上下に絶縁膜 2 7, 3 2, 2 9 を介装させて設けて、第 1, 第 2 金属遮光膜 2 8, 3 3 のうちのいずれかで隣り合う反射用画素電極 3 0 間に形成した開口部 3 0 a を覆うと共に、一つの第 1, 第 2 金属遮光膜 2 8, 3 3 を第 3 ビアホール V i a 3 により一つのスイッチング素子 1 3 及び一つの反射用画素電極 3 0 並びに保持容量部 C 1 ~ C 3 に電氣的に接続させた。

【選択図】 図 4

特願 2 0 0 2 - 3 6 2 4 0 6

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 4 3 2 9 ]

1 . 変更年月日

1 9 9 0 年    8 月    8 日

[変更理由]

新規登録

住 所

神奈川県横浜市神奈川区守屋町 3 丁目 1 2 番地

氏 名

日本ビクター株式会社